

高 T_C /低 T_C ハイブリッド層を用いた熱アシスト STT 磁化反転における 界面高 T_C 層の影響

趙望臻, 加藤剛志, 大島大輝, 岩田聡*
(名古屋大学, *名古屋産業科学研究所)

Effect of high T_C interface layer on the thermally assisted STT switching of high T_C / low T_C hybrid memory layer

W. Zhao, T. Kato, D. Oshima, S. Iwata*

(Nagoya Univ., *Nagoya Industrial Science Research Institute)

1. はじめに

熱アシスト (TA) スピントランスファートルク (STT) 磁化反転方式は 10 Gbit クラス磁気ランダムアクセスメモリ (MRAM) を実現できる書き込み方式として期待されている。我々は低キュリー温度 (T_C) の CoPd/Pd 多層膜 (ML) と高 T_C の Co/Pd ML を用いたハイブリッドメモリ層を用い、熱アシストによる高効率な STT 磁化反転が実現できることを検証した[1-3]。前回、スピン偏極電流による磁化反転トルクが作用する高 T_C 層の層厚比を変化させた $[\text{Co}(x)/\text{Pd}(1.6-x)]_1 / [\text{CoPd}/\text{Pd}]_2$ ($x = 0.4, 0.6, 0.8$) ハイブリッドメモリ層を用い、臨界電流密度 (J_{c0}) の温度依存性を報告した[4]。今回、時間分解磁気光学 Kerr 効果 (TRMOKE) を用い、ハイブリッドメモリ層のダンピング定数 (α) を測定し、界面層の膜厚比と STT 磁化反転の関係を調べた。

2. 実験方法

前回の報告と同様、リファレンス層 / Cu(2.5) / ハイブリッド層 (層厚の単位は nm) という CPP-GMR 構造を作製し、微細加工した。ハイブリッド層は高 T_C $[\text{Co}(x)/\text{Pd}(1.6-x)]_1$ ML / 低 T_C $[\text{Co}_{48}\text{Pd}_{52}(0.4)/\text{Pd}(1.2)]_2$ ML で構成されている。パルス幅 $\tau = 10 \mu\text{s} - 100 \text{ms}$ の電流パルスを CPP-GMR 素子に印加し、STT 磁化反転臨界電流を測定し、そのパルス幅依存性を $\tau = 1 \text{ns}$ まで外挿することで、臨界反転電流密度 J_{c0} を見積もった。また、 α の測定には、Ta(5) / Pd(5) / ハイブリッド層 / Ta(2) と Ta(5) / Pd(5) / 高 T_C 界面層 / Ta(2) をスパッタ成膜し、TRMOKE により磁化ダイナミクスを測定した。TRMOKE は、中心波長 1040 nm、パルス幅 500 fsec、繰り返し周波数 100 kHz のファイバーレーザーを光源とし、Pump 光として波長 1040 nm、Probe 光として二次高調波の 520 nm のレーザー光を試料に入射した。測定の際、14 kOe の外部磁界を膜面法線方向から $40^\circ \sim 85^\circ$ の範囲で印加した。測定した磁化の歳差運動を減衰振動関数 $\exp(-\tau/t)\sin(\omega t)$ でフィッティングし、緩和時間 τ の角周波数 ω 依存性から α を算出した。

3. 実験結果

Fig. 1 は $x = 0.4, 0.6, 0.8$ のハイブリッドメモリ層を有する CPP-GMR 素子の J_{c0} の温度依存性を示している。 J_{c0} は温度上昇により減少し、熱アシスト STT 磁化反転が確認される。 $x = 0.4, 0.6$ に対し、 $x = 0.8$ では J_{c0} が大きく減少している。Fig. 2 はハイブリッド層と界面高 T_C 層のみの α を示している。ハイブリッド層の α は Co の膜厚を増加すると共に減少しているが、Co の膜厚が 0.6 を超えると大きく減少する。これは Pd 膜厚の減少により高 T_C / 低 T_C 層間の交換結合が強くなるためと考えられる。この α の減少が Fig. 1 で示した室温における $x = 0.8$ の J_{c0} の減少を説明すると考えられる。また、 J_{c0} の温度依存性は $x = 0.8$ で最も小さくなっているが、これもハイブリッド層の α の減少、すなわち高 T_C / 低 T_C 層間の交換結合が強くなることと関係していると考えられる。以上から、高 T_C / 低 T_C 層間の交換結合が、ハイブリッドメモリ層の室温での J_{c0} およびその熱アシスト効果に大きく影響を与えていると考えられる。

4. 参考文献

- [1] Machida et al., IEEE Trans. Magn., **53**, 2002205 (2017).
- [2] W. Zhao et al., IEEE Trans. Magn., **54**, 3450405 (2018).
- [3] W. Zhao et al., J. Magn. Magn. Mater., **493**, 165749 (2020).
- [4] 日本磁気学会第 44 回講演会, 15pC-7(2020)

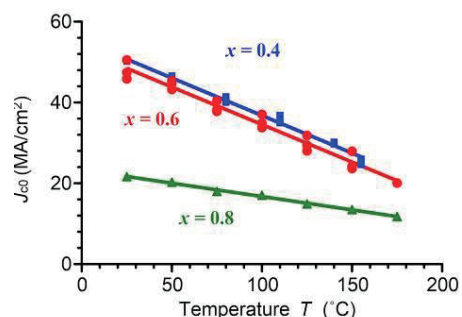


Fig. 1 Temperature dependence of intrinsic critical current density J_{c0} of the hybrid memory layer of $[\text{Co}(x)/\text{Pd}(1.6-x)]_1 / [\text{CoPd}/\text{Pd}]_2$

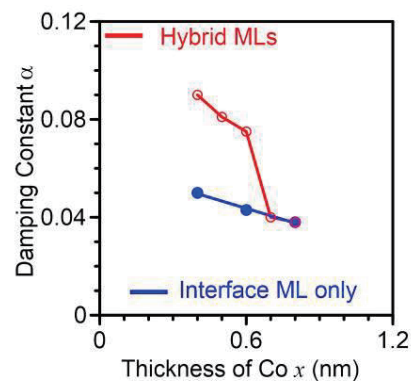


Fig. 2 Dependence of damping constant α on the thickness of Co x in interface Co/Pd layer.

微細素子における AFC 構造効果のシミュレーション II

木村大貴、仲谷栄伸

(電通大情報理工)

Computer simulation of AFC structure effect for small MTJ II

Hiroki Kimura, Yoshinobu Nakatani

(Univ. of Electro-Comm.)

はじめに

スピントルクにより磁化反転 [1] を行う STT-MRAM[2] は、高密度化のために記録素子の微細化、及び反転電流密度の低減などが必要とされている。近年、自由層の膜厚を厚くすることで体積の増加、及び形状異方性を利用して、熱安定性を確保しながらも素子の微細化が可能であることが示された [3]。しかし、この手法では高速動作時における反転電流密度の低減が課題となっている。以前我々は、直径 $d = 30$ nm、膜厚 $h = 2$ nm の自由層に対し、反強磁性交換結合 (AFC) した 2 層構造を用いることにより、反転電流密度が低減可能であることを示した [4]。本研究では、直径をより小さく、膜厚をより大きくした素子形状について AFC 構造の有用性を調べ、素子微細化の限界について調査した。

計算条件

今回は反強磁性交換結合 (AFC) した 2 層構造の自由層を計算対象とした。材料定数は CoFeB の値を用い、異方性定数 $K_u = 3.48$ Merg/cm³、飽和磁化 $M_s = 600$ emu/cm³、交換スティッフネス定数 $A = 1.0 \times 10^{-6}$ erg/cm、磁気回転比 $\gamma = 1.76 \times 10^7$ rad/(Oe · s)、スピン分極率 $P = 1.0$ とした。ここで、異方性定数は直径 $d = 30$ nm、膜厚 $h = 2$ nm の単層構造 (SL) が熱安定性指数 $\Delta = 60$ となる異方性定数を用いた。また、スピン電流のパルス幅 $t_p = 1.0$ ns とし、直径 d 、及び上層の膜厚 h_1 をそれぞれ 1 ~ 30 nm にて変化させ、下層の膜厚 h_2 は上層との比率より定めた。今回は $h_2/h_1 = 0$ (単層構造: SL), $1/2$ (2 層構造: AFC) となる形状を考えた。以上の条件より、磁化反転シミュレーションを行い、反転電流密度 j_{sw} を調べた。

結果

まず、SL における形状による熱安定性指数の変化を Fig.1 に示す。図より、熱安定性指数 Δ が 60 以上となっている点を反転電流密度の調査対象とした。微細素子に対する AFC 構造の有用性を調べるため、直径 $d = 10$ nm、上層の膜厚 $h_1 = 10$ nm (Pat. 1)、及び直径 $d = 5$ nm、上層の膜厚 $h_1 = 29$ nm (Pat. 2) に対して、損失定数 α による反転電流密度 j_{sw} の変化を求めた。結果を Fig.2 に示す。図より、AFC 構造によって反転電流密度 j_{sw} を低減可能であることがわかった。以前の報告 [4] では、直径 $d = 30$ nm、上層の膜厚 $h_1 = 2$ nm の形状に対して、AFC 構造による反転電流密度の低減率は 50 % 程度となることが示されていた。ここで、Pat. 1 の AFC 構造による反転電流密度の低減率は最大 51 % であったのに対し、Pat. 2 における低減率は最大 36 % であった。よって、直径 $d = 10$ nm においては以前の報告にて示された程度の低減率が得られたが、それ以下の直径においては低減率が減少していることが確認できた。このことから、AFC 構造を利用した素子の微細化には限界があることがわかった。

参考文献

- [1] J. C. Slonczewski, *J. of Magn. Magn. Mater.*, **159**, 1 (1996).
- [2] L. Thomas, *et al.*, IEEE International Electron Device Meeting pp. 27.3, 1-4 (2018).
- [3] K. Watanabe, *et al.*, *Nat. Commun.*, **9**, pp. 510, (2018).
- [4] K. Yamada, *et al.*, *J. Appl. Phys.*, **127**, 133906 (2020).

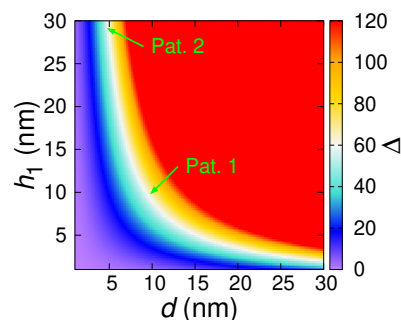


Fig. 1 Effect of d and h_1 on Δ

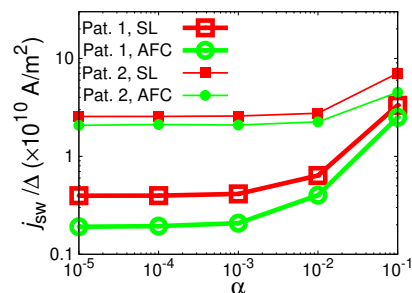


Fig. 2 Effect of α on j_{sw}/Δ

無磁界スピントルク発振素子の開発

常木澄人^{1,2}、薬師寺啓¹、福島章雄¹、湯浅新治¹、久保田均¹

(¹産総研, ²JST-さきがけ)

Development of zero field spin torque oscillator

Sumito Tsunegi^{1,2}, Kay Yakushiji¹, Akio Fukushima¹, Shiji Yuasa¹, and Hitoshi Kubota¹

(¹AIST, ²JST-RESTO)

はじめに

スピントルク発振素子(STO)はナノメートルサイズの自励発振素子であり、次世代通信の信号源や磁界センサーなどの応用を目指した研究開発が行われてきた。近年では、人工ニューラルネットワークの人工ニューロンとして STO を利用する演算器の開発研究も進められている¹⁾。これらの応用では高い発振出力と高い Q 値を両立することが望まれる。これらの要求に加えてシステムの低消費電力化や小型化のために、無磁界下で STO の発振を励起することは必須となる。しかしながら、これまでの STO では、無磁界下で $1 \mu\text{W}$ を超える高い発振出力および 1000 を超える高い Q 値を両立した報告は皆無である。本研究では、高い発振出力が期待される FeB を自由層、および、Co/Ni 多層膜からなる垂直磁化スピン注入層を用いることにより²⁾、無磁界で高い出力と高い Q 値を両立する STO の開発を行った。

実験方法

本研究で用いた磁気渦型 STO の膜構成を図 1(a)に示す。自由層 FeB 膜厚は 6 nm とし、Co/Ni 多層膜は Co 0.2 nm と Ni 0.5 nm の交互積層を 7 回繰り返し作製した。多層膜作製後、1T の磁界を膜面平行方向に印加し、330°C のアニール処理を行った。その後、膜面垂直方向に磁界を印加し磁気特性を評価した。また、直径 400 nm の STO を EB リソグラフィおよび Ar イオンミリングにより作製した。膜面垂直方向の磁界および直流電圧 V_{DC} を印加し、STO から出力される高周波信号をスペクトラムアナライザーで評価した。

実験結果

図 1(b)に多層膜の磁化曲線を示す。無磁界で有限の磁化を持つことから、Co/Ni 多層膜が垂直磁化していることが確認された。図 1(c)は無磁界、 $V_{\text{DC}}=290 \text{ mV}$ で得られた発振スペクトルである。無磁界にて $1 \mu\text{W}$ を超える高い出力と 1000 を超える高い Q 値を得ることに成功した。高い出力と狭い線幅を両立するこの無磁界発振素子は演算器などの応用に非常に有望であると期待される。

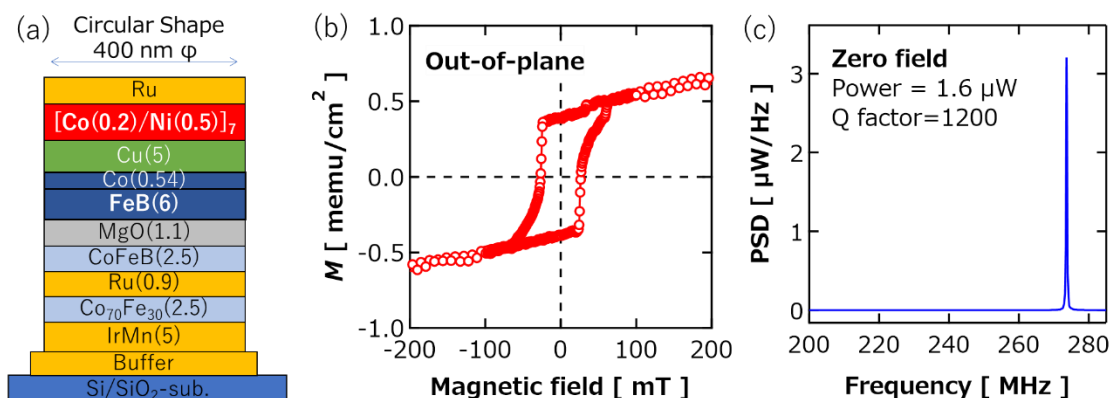


図 1(a)STO の素子構造。(b) 垂直磁界下での多層膜の磁化曲線。(c)無磁界における発振スペクトル。

<謝辞>本研究は、JST、さきがけ、JPMJPR20M5 の支援を受けたものです。

参考文献

- 1) J. Torejon et al., Nature **547**, 428 (2017)
- 2) A. Dussaux et al., Appl. Phys. Lett. **105**, 022404 (2014)

マイクロ波磁界印加による injection locking を利用した スピントルク発振素子の磁化ダイナミクス解析

首藤 浩文¹, N. Asam¹, 田丸 慎吾², H. Sepehri-Amin¹, A. Bolyachkin¹,
周 偉男¹, 中谷 友也¹, 久保田 均², 桜庭 裕弥¹
(¹物材機構, ²産総研)

Analysis of a spin-torque oscillator using injection locking to a microwave magnetic field
H. Suto¹, N. Asam¹, S. Tamaru², H. Sepehri-Amin¹, A. Bolyachkin¹,
W. Zhou¹, T. Nakatani¹, H. Kubota², and Y. Sakuraba¹
(¹NIMS, ²AIST)

本研究の背景、本研究で提案した解析手法の原理

スピントルク発振素子 (STO) は、直流電流を通電することにより磁化の歳差運動を励起できるナノデバイスであり、マイクロ波アシスト磁気記録におけるマイクロ波磁界発生源などの応用が注目されている。これまで、STO の磁化ダイナミクスの解析には STO から発生する高周波電気信号 (STO 信号) が利用されてきた。しかしながら、この手法には、①磁化振動の軌道が対称的な場合、高周波電気信号が生じないため使用できない、②実際の磁化振動の周波数に対応しない周波数成分が生じ、磁化振動に対応した周波数成分との分離が困難、といった問題があった[1]。この問題を解決するため、外部マイクロ波磁界を STO に印加した際の injection locking を用いた新たな解析手法を考案し実験的に実証を行った[2,3]。新規手法は injection locking によって磁化の軌道が変化した場合の STO の DC 抵抗変化を利用する。この原理のため、①高周波信号が発生しない場合にも解析が可能、②実際の磁化振動の周波数のみが検出可能、という利点がある。

実験セットアップ

Fig. 1 に実験セットアップを示す。all-in-plane 型の STO の上部にマイクロ波磁界発生用のアンテナ線路を作製した。このアンテナ線路に、信号発生器から 1 MHz でパルス変調した高周波信号を導入し、変調に同期した STO 抵抗の変化 (Fig.1 IF 成分) をロックイン検出した。1 MHz は STO の磁化発振の周波数より十分低いため、injection locking によって生じる STO の DC 抵抗の変化が検出される。また、このセットアップでは従来手法である STO 信号 (Fig. 1 HF 成分) をスペクトラムアナライザによって測定できる。

実験結果

Fig. 2(a)に、従来手法により測定した STO 信号のスペクトルを示す。32 GHz 付近にピークがあらわれているが、STO の磁化発振が実際にこの周波数で起きていること直接示しているわけではない。Fig. 2(b)に、新規手法を用い、信号発生器の周波数をスイープして測定した STO 抵抗の変化を示す。STO 信号のピークに対応した周波数において、injection locking による磁化軌道の変化を反映した抵抗の変化があらわれた。また、信号発生器のパワーを増加させてマイクロ波磁界強度を上昇させた場合、磁化軌道の変化も大きくなるため抵抗変化も増大した。このように、新規手法では、STO 信号を測定することなく STO の磁化発振の解析が可能である。さらに、injection locking は実際の磁化振動の周波数でのみ生じることを考慮すると、新規手法の測定結果は STO の磁化発振が 32 GHz で起きていることを示している。

本研究は情報ストレージ研究推進機構 (ASRC)、JSPS 科研費 17H06152、19K05257 の支援、助成を受けた。

参考文献 1) W. Zhou, et al., APL. **114**, 172403 (2019). 2) H. Suto, et al., APEX **14**, 053001 (2021). 3) N. Asam, et al., APL(submitted).

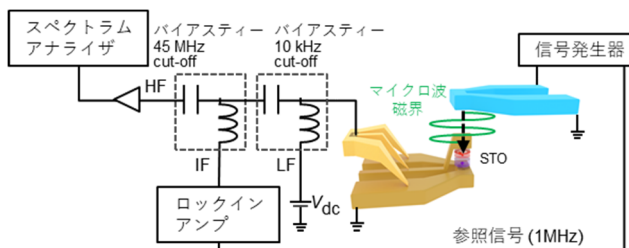


FIG. 1. 測定セットアップ

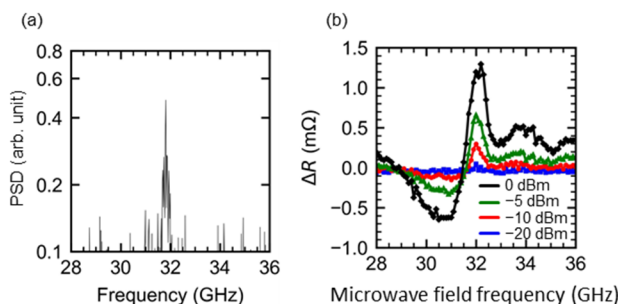


FIG. 2. (a)従来手法により測定した STO 信号のスペクトル。(b)新規手法を用いて測定した、STO の素子抵抗変化のマイクロ波磁界周波数依存性。