

パターン化した磁性薄膜による集積化デジタルノイズ抑制体

山口正洋¹、遠藤 恭¹、樊 鵬¹、馬 静言¹、田中 聡¹、永田 真²
(¹東北大、²神戸大)

Integrated Digital Noise Suppressor by Means of Patterned Magnetic Thin-film

Masahiro Yamaguchi¹, Yasushi Endo¹, Pen Fan¹, Jingyan Ma¹, Satoshi Tanaka¹ and Makoto Nagata²
¹Tohoku Univ., ²Kobe Univ

研究背景 第4世代 LTE-Advanced 携帯電話システム(1 Gbps, downlink) が急速に普及し、第5世代の社会実装が2020年に想定されている。10年間で1000倍の通信容量増大を目指す無線通信システムではデジタルノイズによる受信回路の感度劣化を防ぐことが重要である[1]。このため我々はRF ICチップのパッシベーション上に磁性薄膜を集積化実装し、FMR損失によってデジタルノイズを低減するような新しいマイクロ磁気デバイスを提案し、次のような性能を実証してきた[2]。Fig. 1の上部に示すように、完全にLTEコンパチブルな受信回路(Band1, 下り 2110-2170 MHz)を5x5 mm²の65nm Si-CMOS技術で実装し[2]、同図下部に示すようにCo₈₅Zr₃Nb₁₂直交磁化膜を集積化実装した。これにより、デジタルノイズを低減し、無線通信のスループットを8dBも向上できた。電磁界解析により、磁性薄膜は、各種雑音のうち、伝導雑音の低減に寄与したと推測された[2]。このため本研究では、まずノイズ伝導にかかわる配線を特定し、その配線上のみに磁性薄膜を実装した試料を作成し、ノイズ低減効果を調べた。

結果と考察 まず電磁界解析(HFSS Ver. 15)によりノイズ伝導にかかわる配線を特定し、Co_{79.6}Zr_{4.7}Nb_{15.7} film ($4\pi M_s=0.63$ T, 異方性磁界 $H_k=640$ A/m, FMR周波数 $f_r=0.8$ GHz) [3] を主にその配線上のみに集積化実装した。その形状パターンは図の右下のようなものである。スパッタ法による積層膜構造の詳細はSiO₂ (100 nm) / [Co-Zr-Nb (250 nm) / SiO₂ (5 nm)]×4 / SiO₂ (100 nm) / [Co-Zr-Nb (250 nm) / SiO₂ (5 nm)]×4 / SiO₂ (50 nm) (/ Glass substrate) であり、リフトオフ法によりパターン化した。2つの[Co-Zr-Nb/SiO₂]×4積層膜は直交磁化膜の構成とし、面内方向の様な磁界に対して等方性を示す[3]。主に配線上のみに磁性膜を実装することにより、図下中央に示した従来パターンに比べて11dBもの帯域内スプリアスを低減できた。以上により、ノイズ伝搬にかかる配線を適切に推測できたこと、ならびにノイズ結合メカニズムが伝導性であることを実証できた。

ご助言頂いた島田寛名誉教授(東北大) およびご協力頂いた

室賀翔講師(豊田高専) および伊藤哲夫博士(NEC トーキョー) に深謝します。本研究は、総務省電波資源拡大のための研究開発の補助を受けた。

参考文献

- 1) L. Lavagno, et al (Ed.), EDA for IC Implementation, Circuit Design, -, CRC Press, Boca Raton, 2006.
- 2) M. Yamaguchi, et al, Proc. 2015 Asia-Pacific EMC Symposium (APEMC2015), 536, 2015.
- 3) Y. Endo, et al, J. Appl. Phys., 117(17), 17A330-, 2015.

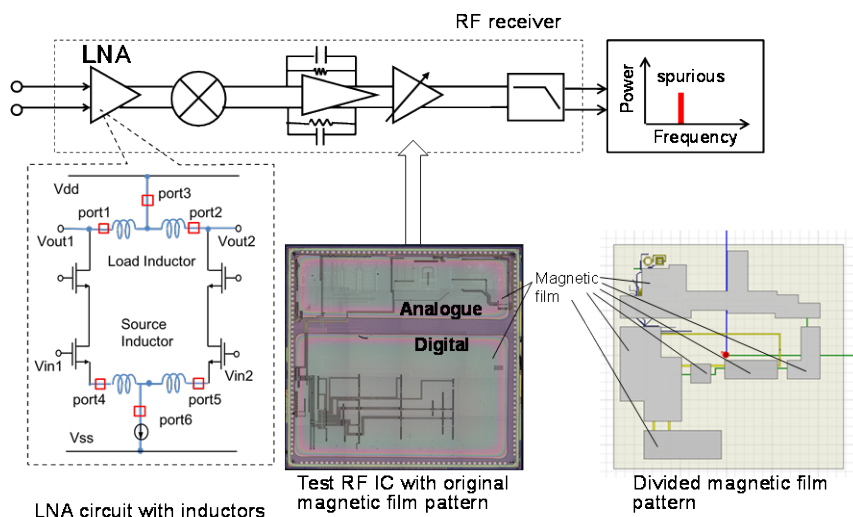


Fig. 1: Test RF IC chip, circuit diagram and magnetic film pattern.