

Co₂FeSi/MgO/n⁺-SOI デバイスの室温スピン信号

石川瑞恵^{1,2}、ティワリアジャイ¹、杉山英行¹、井口智明¹、浜屋宏平²、手束展規³、斉藤好昭¹
(¹株式会社東芝研開セ、²大阪大院基礎工、³東北大院工)

Room-temperature spin accumulation and transport signals in Co₂FeSi/MgO/n⁺-SOI devices

M. Ishikawa, A. Tiwari, H. Sugiyama, T. Inokuchi, K. Hamaya*, N. Tezuka** and Y. Saito

(Toshiba Corporate R&D Center., *Osaka Univ., **Tohoku Univ.)

はじめに

再構成可能な論理回路や不揮発メモリへの応用が期待されるスピン MOSFET [1]を実現するためには、室温スピン信号の増大が必要不可欠である。これまで我々はSi中でのスピン蓄積やスピン伝導を評価し[2-6]、強磁性電極のスピン分極率やMgOバリア/SOI界面のラフネスがスピン信号に影響することを見出ししてきた。今回我々はこれまでの知見をもとに、ホイスラー合金 Co₂FeSi/MgO/n⁺-Si on insulator (SOI) 接合において大きな室温スピン信号を観測したためその内容を報告する。

実験方法

リンを高濃度にドーブした 3inch の SOI 基板を真空中で 600°C に加熱後、基板を冷却した後にマグネトロンスパッタ法により Mg 層(0.6nm)を形成し、電子線蒸着法による MgO 層をウェッジ状に成膜した[7]。その後、マグネトロンスパッタ法により Co₂FeSi 層(15nm)及び Ru-cap 層(7nm)を成膜した。なお基板加熱及び成膜は全て真空一貫で行った。図 1 に SOI 基板表面の In-situ 反射高速電子回折(RHEED) 像の結果を示す。600°C 加熱した SOI 基板表面は、Si(2×1)洗浄表面となっていることがわかる。また、600°C の加熱処理により SOI 基板表面のラフネスが低減していることを X 線底角反射率法、断面 TEM により確認している。この SOI 基板上に成膜した MgO 層及び Co₂FeSi 層はいずれも図 1. に示すようにエピタキシャル成長していた。成膜後、リソグラフィ、RIE(Reactive ion etching)、Ar イオンミリングを用いて電極を加工し、MgO 膜厚の異なる試料を一度に作製し、3 端子及び 4 端子 Hanle, Nonlocal-MR 信号のスピン信号を室温において測定した。さらに室温スピン信号のアニール温度依存性を評価した。

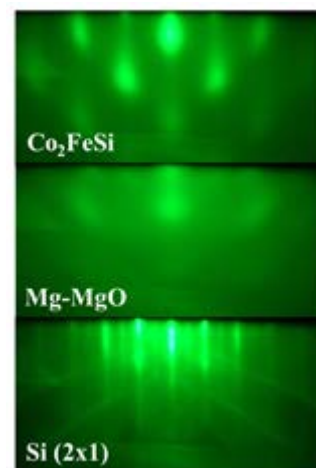


図 1. 各層での RHEED 像

結果および考察

図 2 に典型的な室温での 4 端子 Hanle 信号の結果を示す(アニール温度 325°C)。図 2 のスピン信号をフィッティング[8]した結果、41% の比較的大きなスピン分極率が得られた。これは同様に室温において測定した 3 端子 Hanle 信号から得られたスピン分極率とほぼ同じ値であることを確認している。当日は、これらの室温スピン信号を詳細に解析した結果とアニール温度依存性について議論する予定である。

本研究の一部は、革新的研究開発推進プログラム(ImPACT)及び科学研究費補助金の支援を受けて行ったものである。

参考文献

- [1] S. Sugahara and M. Tanaka, Appl. Phys. Lett., **84**, 2307 (2004). [2] M. Ishikawa, *et al.*, J. Appl. Phys., **114**, 243904 (2013). [3] Y. Saito, *et al.*, J. Appl. Phys. **115**, 17C514 (2014). [4] M. Ishikawa, *et al.*, Appl. Phys. Lett. **107**, 092402 (2015). [5] Y. Saito, *et al.*, J. Appl. Phys. **117**, 17C707 (2015). [6] T. Inokuchi, *et al.*, Appl. Phys. Lett., **105**, 232401 (2014). [7] H. Sugiyama, *et al.*, Solid State Commun. **190**, 49 (2014). [8] F. J. Jedema, *et al.*, Nature **416**, 713 (2002).

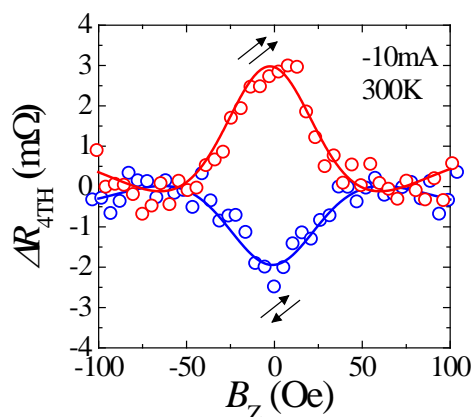


図 2. 室温での 4 端子 Hanle 信号