

High quality cation-disorder MgAl₂O₄(001)-based magnetic tunnel junctions deposited by a direct sputtering technique

Mohamed Belmoubarik, Hiroaki Sukegawa, Tadakatsu Ohkubo, Seiji Mitani, and Kazuhiro Hono
(National Institute for Materials Science)

Recently, the capability of MgAl₂O₄ tunnel barrier in magnetic tunnel junctions (MTJs) has been investigated for future non-volatile magnetoresistive memory applications. To date, large tunnel magnetoresistance (TMR) ratios exceeding 300% at room temperature (RT) were achieved in MgAl₂O₄-MTJs using a post-oxidation of an Mg-Al alloy layer [1]. However, the chemical inhomogeneity and interface roughness of the post-oxidized MgAl₂O₄ barriers have hindered the achievement of large TMR ratios for thinner barriers. In this study, we report very flat MgAl₂O₄ barrier interfaces with few misfit dislocations in Fe/MgAl₂O₄/Fe MTJs prepared by direct sputtering of a sintered MgAl₂O₄ target [2].

The MTJs with the following structure were prepared using a magnetron sputtering system: MgO(001) substrate/Cr (40)/Fe (100)/MgAl/MgAl₂O₄/Fe (7)/IrMn (12)/Ru (10), units in nm. The MgAl₂O₄ barrier was deposited using RF sputtering and was subsequently post-annealed at 500°C to improve the crystalline quality. The ultra-thin MgAl layer was inserted to tune the interface state. An annular dark-field scanning transmission electron microscopy (ADF-STEM) image shows the excellent quality of the barrier and perfect lattice-matched interfaces with the Fe electrodes (Fig. 1 (a)). The formation of the cation-disorder MgAl₂O₄ structure needed for high TMR ratios [1] was confirmed by the nano-electron beam diffraction (NBD) (inset of Fig. 1 (a)). A large TMR ratio of 245% at RT was observed, which exceeds those of epitaxial Fe/MgO/Fe (~180%) [3] and Fe/post-oxidized MgAl₂O₄/Fe (~212%) MTJs [4], and reflected the coherent tunneling through the half-metallic Fe- Δ_1 band. The bias voltage dependence of TMR (Fig. 1 (b)) shows that the TMR drops to the half of its zero-bias value at +1.2 V and -1.0 V, which are about two times larger than that of the MgO-based MTJs [5] and is similar to the post-oxidized MgAl₂O₄-based MTJs [4]. This is attributed to the high quality of the MgAl₂O₄ barrier with few misfit dislocations due to the perfect lattice matching with an Fe electrode. These results reveal that the direct sputtering is an alternative way for achieving high performance spinel barrier-based MTJs with uniform thin MgAl₂O₄ tunnel barriers. This work was partly supported by ImPACT Program of Council for Science, Technology and Innovation.

References: [1] H. Sukegawa *et al.*, Phys. Rev. B **86**, 184401 (2012). [2] M. Belmoubarik *et al.*, Appl. Phys. Lett. **108**, 132404 (2016). [3] S. Yuasa *et al.*, Nat. Mater. **3**, 868 (2004). [4] H. Sukegawa *et al.*, Appl. Phys. Lett. **105**, 092403 (2014). [5] W. Wang *et al.*, Appl. Phys. Lett. **95**, 182502 (2009).

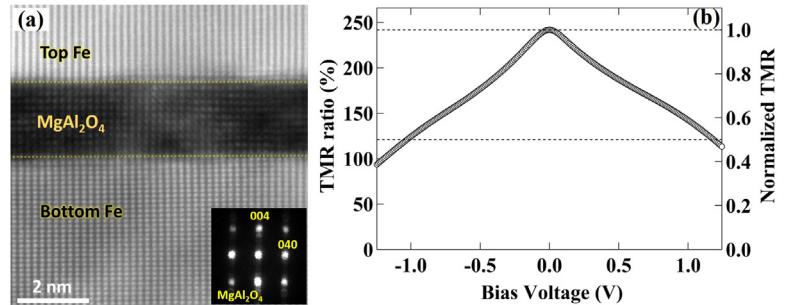


Fig. 1. (a) ADF-STEM image of an Fe/MgAl₂O₄ (2.10 nm)/Fe MTJ. (b) Bias voltage dependence of TMR ratio of an Fe/MgAl₂O₄ (1.86 nm)/Fe MTJ at RT. Inset of (a) is the NBD pattern of the barrier.

半導体 GaO_x 障壁層を有する全単結晶トンネル磁気抵抗素子における高磁気抵抗変化率

松尾紀宏^{*,**}、土公尚樹^{*,**}、高田哲朗^{*}、N. Krishna^{*}、安川雪子^{**}、齋藤秀和^{*}、湯浅新治^{*}

(^{*}産業技術総合研究所 スピントロニクス研究センター、^{**}千葉工業大学)

High magnetoresistance in fully epitaxial magnetic tunnel junctions with a semiconductor GaO_x barrier

N. Matsuo^{*,**}, N. Doko^{*,**}, T. Takada^{*}, N. Kurishna^{*}, Y. Yasukawa^{**}, H. Saito^{*}, and S. Yuasa^{*}

(^{*}AIST Spintronics Research Center, ^{**}Chiba Institute of Technology)

はじめに

スピニ依存伝導に由来する磁気抵抗 (MR) 効果は、スピニ電界効果トランジスタ (スピニ FET) の重要な動作原理の一つである。しかしながら、通常の FET と同じ横型構造を用いた従来研究では、MR 比は室温で 0.1% 以下に留まっており、実用化に向けた大きな課題となっている。最近、金木らは高 MR 比の観点から (Ga, Mn)As/GaAs/(Ga, Mn)As 磁気トンネル接合 (MTJ) をベースとした縦型スピニ FET を作製し、ゲート電圧と磁化配置に依存した出力電流の変調を極低温で観測した[1]。室温動作のためには、通常の 3d 磁性金属を電極として利用する必要があるため、新たに半導体障壁層材料を開発する必要がある。本研究では、近年 FET のチャネル材料として注目されている酸化ガリウム (GaO_x) を障壁層に用いた全単結晶 MTJ の開発を行った。

実験方法

膜試料は分子線エピタキシー法により $\text{MgO}(001)$ 基板上に作製された。MTJ 構造は $\text{Au}(20 \text{ nm})/\text{Co}(10 \text{ nm})/\text{Fe}(5 \text{ nm})/\text{GaO}_x(1.2\text{--}2.6 \text{ nm})/\text{MgO}(0.4 \text{ nm})/\text{Fe}(30 \text{ nm})$ である。ここで、 MgO 層は拡散防止層である。単結晶 GaO_x 膜は、蒸着直後のアモルファス膜を酸素雰囲気中アニール (500°C 、 1.0×10^{-7} Torr) することにより得られた。

実験結果

走査型透過電子顕微鏡像 (図 1) および電子線ナノ回折像解析より、各層の結晶方位関係は、上部 $\text{Fe}(001)[110] \parallel \text{GaO}_x(001)[100] \parallel \text{MgO}(001)[100]$ 、下部 $\text{Fe}(001)[110]$ であり、また、 GaO_x は立方晶スピネル型結晶構造を有することが明らかとなった。図 2 に典型的な MR 曲線を示す。MR 比は室温 (20 K) で 94% (125%) に達し、結晶化のためのアニール未実施の素子で観測された値 (室温 : 34%、20 K : 50%) から顕著に増大した。単結晶 MTJ で観測された MR 比はバルク Fe のスピニ偏極率から予想される値を大きく上回ることから、観測された高 MR 比は、 MgO [2] や MgAlO [3] 障壁層を有する MTJ と同様にスピニ偏極電子のコヒーレント・トンネリングに起因することが強く示唆される。本研究結果は、室温動作可能な縦型スピニ FET 実現に繋がる成果である。

謝辞

本研究は革新的研究開発プログラム (ImPACT) の支援を受けた。

参考文献

[1] T. Kanaki, *et al*, Appl. Phys. Lett. **107**, 242401 (2015).

[2] S. Yuasa, *et al*, Nature Mater. **3**, 868 (2004).

[3] H. Sukegawa, *et al*, Appl. Phys. Lett. **103**, 142409 (2010).

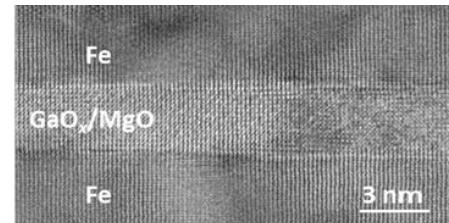


Fig.1 Cross-sectional bright-field scanning transmission electron microscopy image of the MTJ.

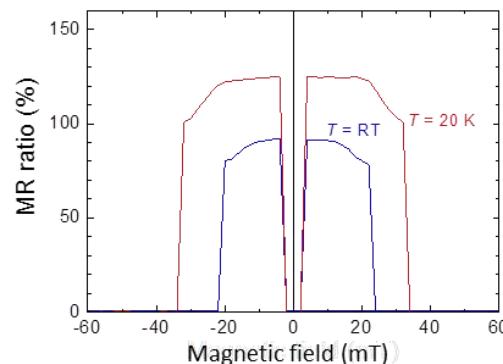


Fig.2 Magnetoresistance curves of the MTJ at 20 K and room temperature.

Magnetic junctions using a Cu(In_{0.8}Ga_{0.2})Se₂ semiconductor spacer and Co₂Fe(Ga_{0.5}Ge_{0.5}) electrodes for low-resistance devices

K. Mukaiyama¹, S. Kasai^{1, 2}, Y. K. Takahashi¹, P-H.Cheng^{1, 3}, Ikhtiar^{1, 3}, T. Ohkubo¹, K. Kondou², Y. Otani^{2, 4}, S. Mitani^{1, 3}, and K. Hono^{1, 3}

1) National Institute for Materials Science (NIMS), 1-2-1 Sengen, Tsukuba 305-0047

2) Center for Emergent Matter Science, RIKEN, 2-1 Hirosawa, Wako 351-0198

3) Graduate School of Pure and Applied Sciences, University of Tsukuba, 1-1-1 Tennodai, Tsukuba 305-8577

4) Institute for Solid State Physics, University of Tokyo, 5-1-5 Kashiwanoha, Kashiwa 277-8581

The discovery of large magnetoresistance (MR) effect for the magnetic tunnel junctions (MTJs) using a MgO barrier¹⁾ and the current-perpendicular-to-plane giant magnetoresistance (CPP-GMR) devices using Heusler alloy ferromagnetic electrodes²⁾ enabled us to design the high-performance devices such as a read head sensor of the hard disk drive (HDD) over 2 Tbit/in² and a spin transfer torque magnetic random access memory (STT-MRAM) over gigabit class. For these applications, it is required to improve the MR ratio within an intermediate range of resistance-area-product (*RA*) from 0.1 to 1 Ω·μm². Therefore, many attempts have been made to reduce the *RA* values of MR devices, such as the optimization of deposition conditions of ultrathin MgO barriers in MTJs¹⁾ and the investigation of new metallic spacers in CPP-GMR devices³⁾. Another approach is to use a semiconducting spacer because semiconductors have smaller band gaps than the MgO (~7.8 eV). However, no promising results have been reported so far by using compound semiconductor spacers⁴⁾. In this study, we focused on Cu(In_{0.8}Ga_{0.2})Se₂ (hereafter, CIGS) compound semiconductor as a semiconductor spacer (or a barrier), the band gap of which ranges from 1.0 - 1.7 eV, having a good lattice matching with the Heusler alloys such as Co₂Fe(Ga_{0.5}Ge_{0.5}) (CFGG).

A film consisting of Ru(8)/Ag(5)/CFGG(10)/CIGS(2)/CFGG(10)/Ag(100)/Cr(10) (unit : nm) was deposited on a MgO (001) substrate by magnetron sputtering. After ex-situ annealing at 300°C, the film was patterned into pillars with ellipsoidal shape (0.3×0.1 μm²) by means of electron beam lithography and Ar ion milling. Transport properties were measured by the dc-4-probe method at room temperature.

Fig. 1(a) shows the HAADF-STEM image taken from a CFGG/CIGS/CFGG tri-layer part. A well defined layered and crystalized structure with sharp interfaces is clearly observed. The CFGG and CIGS layers have the epitaxial relationship with (001)[110]_{CFGG} // (001)[110]_{CIGS}. The CIGS layer was found to have the chalcopyrite structure, which is the low temperature phase. Moreover, the bottom and top CFGG layers were *L*₂₁ and *B*₂ structures, respectively. Fig. 1(b) shows the bias voltage (*V*_b) dependence of MR ratio and the output voltage *ΔV* (= MR ratio × *V*_b). At *V*_b ~ 0 mV, relatively large MR ratio of 30 % was observed. The *RA* and *ΔRA* values were 250 mΩ·μm² and 80 mΩ·μm², respectively. The MR ratio did not decrease obviously with increasing bias voltage. Large *ΔV* of 22 mV was observed at *V*_b = -80 mV. These results suggest that a CIGS is a promising spacer (or barrier) material for spintronics devices where low *RA* are required.

This work was partly supported by the ImPACT program.

Reference

- 1) H. Maehara *et al.*, Appl. Phys. Express **4**, 033002 (2011).
- 2) J. W. Jung *et al.*, Appl. Phys. Lett. **108**, 102408 (2016).
- 3) T. Nakatani *et al.*, Appl. Phys. Express **8**, 093003 (2015).
- 4) J. Moser *et al.*, Appl. Phys. Lett. **89**, 162106 (2006).

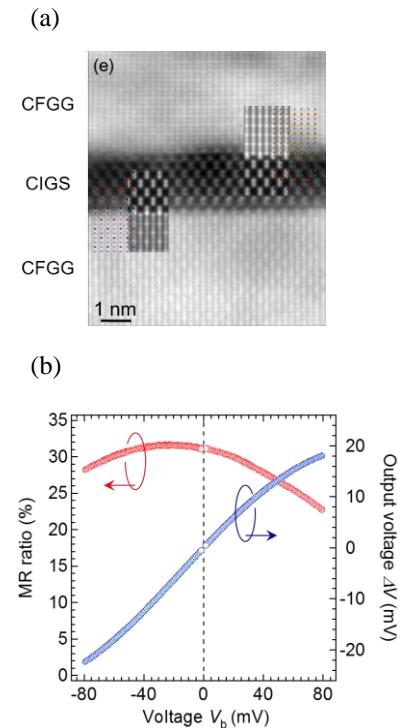


Fig.1(a) HAADF-STEM image of a CFGG/CIGS/CFGG film and (b) bias voltage dependence of MR ratio and output voltage (*ΔV*)

Mg_{1-x}Ti_xO-based magnetic tunnel junctions with CoFeB electrodes

Ikhtiar^{1,2}, P-H. Cheng^{1,2}, S. Kasai¹, T. Ohkubo¹, Y. K. Takahashi¹, T. Furubayashi¹, and K. Hono^{1,2}

¹ National Institute for Materials Science, Tsukuba 305-0047, Japan

² Graduate School of Pure and Applied Sciences, University of Tsukuba, Tsukuba 305-8577, Japan

The MgO-based magnetic tunnel junctions (MTJs) are the building blocks in magnetic random access memory (MRAM) [1]. Future development of gigabit-scale MRAM requires perpendicular MTJs with large tunneling magnetoresistance (TMR) ratio and resistance-area product (*RA*) lower than $10 \Omega\mu\text{m}^2$ [2], which is very challenging for the MgO barrier considering its large band gap. Here we report on the polycrystalline MTJs using Mg_{1-x}Ti_xO ($x = 0.05$ and 0.1) barriers that were found to show comparable TMR ratio to that of MgO-based MTJs, especially at low *RA*, and have relatively lower barrier heights.

MTJ stacks of Ta(5)/ Ru(10)/ Ta(5)/CoFeB(5)/MgO or Mg_{1-x}Ti_xO (0-1.8)/ CoFeB(4)/ Ta(5)/ Ru (5, in nm) were prepared by using a magnetron sputtering system, with $x = 0.05$, and 0.1 . The MTJ devices were fabricated by electron beam lithography, photolithography, and argon-ion milling. The MTJs were then post-annealed at 300°-450°C. The electrical measurements were performed by the four-probe method at room temperature.

The introduction of Ti into MgO was found to reduce the TMR ratio of MTJs for high *RA* range, as shown in Fig. 1. In general, the TMR ratio was found to monotonically decrease with increasing Ti concentration for the whole range of post-annealing temperature. As the *RA* decreases below $10 \Omega\mu\text{m}^2$, the TMR ratio of MgO-based MTJs decreases rapidly and becomes lower than that of Mg_{1-x}Ti_xO-based MTJs (Fig. 2). Detail transmission electron microscopy (TEM) characterization found that a very thin MgO barrier have some pinholes with more dislocations at the interface while a very thin Mg_{1-x}Ti_xO barrier have much less dislocations and atomically sharp interfaces. This result demonstrates the potential of Mg_{1-x}Ti_xO barrier for spintronics applications that need low *RA* MTJs.

References

- 1) S. Yuasa and D.D. Djayaprawira, *J. Phys. D: Appl. Phys.*, **40**, R337 (2007).
- 2) S. Yuasa *et al*, *Proc. IEEE Int. Electron Devices Meeting*, 311 (2013)

Acknowledgements

This work was partly supported by ImPACT Program of Council for Science, Technology and Innovation.

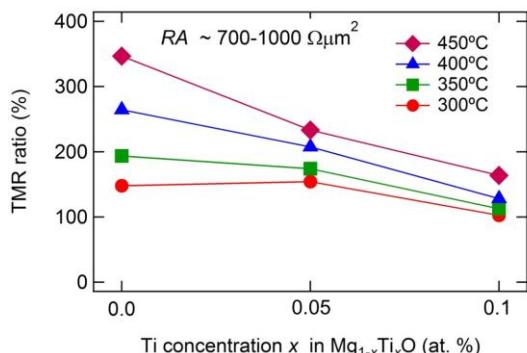


Figure 1. The TMR ratio of MgO and Mg_{1-x}Ti_xO-based MTJs for different post-annealing temperatures.

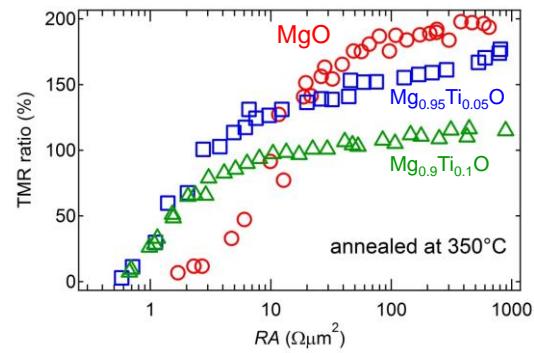


Figure 2. TMR ratio vs *RA* for MTJs post-annealed at 350°C

Enhancement of spin-dependent interfacial scattering by inserting thin NiAl layer at Co₂Fe(Ge_{0.5}Ga_{0.5})/Ag interface in current-perpendicular-to-plane pseudo spin valves

J. W. Jung¹, Y. Sakuraba¹, T. T. Sasaki¹, Y. Miura^{1,2} and K. Hono¹

¹ National Institute for Materials Science, Tsukuba 305-004, Japan

² Kyoto Institute of Technology, Electrical Engineering and Electronics, Kyoto 606-8585, Japan

All-metallic current-perpendicular-to-plane giant magnetoresistance (CPP-GMR) device have attracted much interest recently for potential applications as magnetic sensors that require low device resistance, e.g., the read sensors of high density hard disk drives. However, the main drawback of the current CPP-GMR devices is their low magnetoresistance (MR) outputs compared with those of tunneling magnetoresistance devices. A possible way to increase the MR output is to use a good band structure matched nonmagnetic (NM) spacer with half-metallic ferromagnetic (FM) layers that can generate a high spin-dependent interfacial scattering. Nakatani *et al.* reported a better band structure matching for the majority of spin electron transmittance at interface between NiAl and the Co₂Fe(Al_{0.5}Si_{0.5}) Heusler alloy compared to that between Ag and the Heusler alloy. However, its short spin diffusion length limited the application as a spacer layer.¹⁾ In order to overcome the problem of the short diffusion length, we used thin NiAl as a thin insertion layer between the Heusler alloy and spacer layers.

The pseudo spin valve (PSV) films Co₂Fe(Ge_{0.5}Ga_{0.5}) (10 nm)/NiAl (t_{NiAl})/Ag (5 nm)/NiAl (t_{NiAl})/Co₂Fe(Ge_{0.5}Ga_{0.5}) (10 nm) were prepared on Cr (10 nm)/Ag(100 nm) buffer layer that were grown on MgO (100) substrates. The thickness of the NiAl insertion layer (t_{NiAl}) was varied in the range of $0 \leq t_{\text{NiAl}} \leq 2$ nm. Fig. 1 shows the t_{NiAl} dependence of RA, ΔRA , and observed MR ratio (MR_{obs}). We confirmed a monotonic enhancement of the ΔRA and RA with increasing $t_{\text{NiAl}} \leq 0.8$ nm. However, the insertion of the NiAl layers with $t_{\text{NiAl}} \geq 1$ nm did not improve the MR output due to their short spin diffusion length. Interestingly, the insertion of 0.21 nm-thick NiAl layers at Co₂Fe(Ge_{0.5}Ga_{0.5})/Ag interfaces effectively improved the MR output. The highest ΔRA and MR ratio of 31 mΩ μm² and 82% at room temperature and 78 mΩ μm² and 285% at 10 K were obtained.²⁾ These values are 2-3 times higher than those without NiAl insertion. Therefore, the Co₂Fe(Ge_{0.5}Ga_{0.5})/NiAl interface proposed here is expected to have a much improved spin-dependent interfacial scattering, yielding a high MR output.

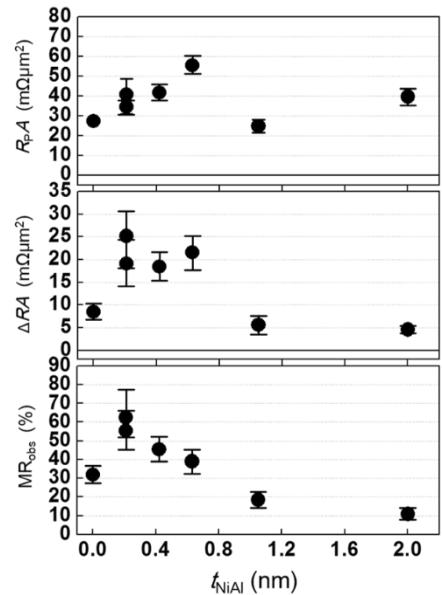


Fig. 1. The t_{NiAl} dependence of RA, ΔRA , and observed MR ratio (MR_{obs}).

Reference

- 1) T. M. Nakatani. *Spin-dependent scattering in CPP-GMR using Heusler alloy and the selection of the spacer material*. Ph. D. Thesis. University of Tsukuba (2011).
- 2) Jung *et al.*, Appl. Phys. Lett. **108**, 102408 (2016).

Realization of high quality epitaxial current-perpendicular-to-plane giant magnetoresistive pseudo spin-valves on Si(001) wafer using NiAl buffer layer

Jiamin Chen^{1,2}, J. Liu², Y. Sakuraba², H. Sukegawa², S. Li² and K. Hono^{2,1}

¹University of Tsukuba, ²National Institute for Materials Science

Introduction

Spintronics is one of the research fields that have rapidly developed in these two decades. However, only a few applications reached to the practical level so far, i.e. there is still large gap between fundamental studies and practical applications in spintronics field. Although many previous studies on epitaxial current-perpendicular-to-plane giant magnetoresistive (CPP-GMR) devices reported excellent device performances, they are always regarded as fundamental studies because unpractical MgO single crystalline substrate is needed. In this study, we report to use NiAl buffer layer as a template for the integration of epitaxial CPP-GMR devices on a Si(001) single crystalline substrate. We confirmed by a careful microstructure analysis that the epitaxial CPP-GMR devices with half-metallic Co₂FeGa_{0.5}Ge_{0.5} (CFGG) Heusler electrode grown on the buffered Si(001) substrate have a very flat and sharp interface structures. Excellent MR output that is comparable with the devices grown on an MgO(001) substrate were clearly observed in the device on Si substrate, demonstrating the possibility of epitaxial spintronic devices with NiAl template for practical applications.¹

Experiment detail

A fully epitaxial multi-layer stack of NiAl(50)/Ag(50)/CFGG(10)/Ag(5)/CFGG(10)/Ag(5)/Ru(8) (thickness in nm) was deposited onto Si(001) single-crystalline substrates using the ultrahigh vacuum magnetron sputtering system. Crystal structure, surface roughness, magneto-resistance property and microstructure were analysed by XRD, RHEED, AFM, direct current four-probe method and TEM, respectively.

Experiment result

Figure 1 shows the stacking structure of multilayer for the whole CPP-GMR devices and the RHEED patterns for each layer. The sharp streaks in RHEED patterns for each layer demonstrate a nice epitaxial growth of CPP-GMR devices on a Si(001) single-crystalline substrate using NiAl as a buffer material. The epitaxial relationship of Si(001)[110]/NiAl(001)[110]/Ag(001)[100]/CFGG(001)[110] can be confirmed for all the layers. The usage of NiAl buffer layer successfully overcomes the difficulty of growing high quality epitaxial ferromagnetic (FM) films on Si.

Figure 2 summarizes the MR outputs of resistance change-area product (ΔRA) for the epitaxial CPP-GMR devices grown on a Si(001) substrate (red stars) as a function of annealing temperature. High magnetoresistive ratio over 27% was achieved using the CFGG Heusler alloy as ferromagnetic layers. It is important to point out that for the post-annealing temperature up to 400°C, our CPP-GMR devices grown on a Si(001) substrate presents comparable MR outputs with those grown on an MgO(001) substrate. This means we can replace the expansive impractical MgO substrate with the Si substrate to achieve high performance epitaxial CPP-GMR devices for practical sensor applications, which is a great breakthrough. More importantly, by combining this epitaxial Si/NiAl template with the wafer bonding technique,³ various types of spintronic devices such as CPP-GMR, magnetic tunnel junctions, spin-field-effect transistors and lateral spin valves can be grown on a Si substrate and easily attached to other integrated circuits or magnetic shield layers, which is promising for next-generation spintronic applications based on epitaxial devices.

References

1. J. Chen *et al.*, APL Mater. **4**, 056104 (2016).
2. Y. Du *et al.*, Appl. Phys. Lett. **103**, 202401 (2013).
3. H. Takagi *et al.*, Appl. Phys. Lett. **68**, 2222 (1996).

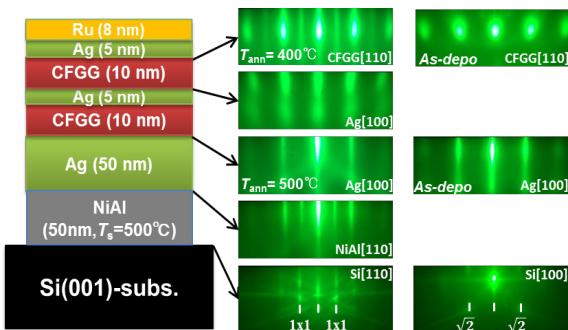


Fig.1 Structure illustration of whole CPP-GMR film stack and corresponding RHEED patterns for each layer.

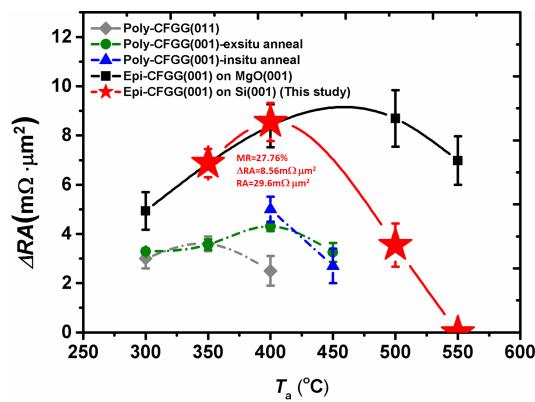


Fig.2 Annealing temperature dependence of ΔRA for various CPP-GMR devices.²

Fabrication of a reversal stacking of a magnetic tunnel junction by wafer bonding and thinning technique

K. Yakushiji¹, A. Sugihara¹, H. Takagi², Y. Kurashima², N. Watanabe³, K. Kikuchi³,
M. Aoyagi³, and S. Yuasa¹

¹ Spintronics Research Center, AIST, Tsukuba 305-8568

² Research Center for Ubiquitous MEMS and Micro Engineering, AIST, Tsukuba 305-8564

³ Nanoelectronics Research Institute, AIST, Tsukuba 305-8560

An MgO-based magnetic tunnel junction (MTJ) [1] is a promising candidate for use as a memory cell in spin-transfer-torque (STT) switching-type magnetoresistive random access memory (STT-MRAM). Although, our achievements have satisfied the requirements for the 30 nm generation by employing perpendicularly magnetized MTJs (p-MTJs) [2], developing a higher scalability still be an urgent issue for moving STT-MRAM on to a further generation where no one has yet practically achieved. So far, a lot of lab-level studies were made to obtain high perpendicular magnetic anisotropy (PMA) in an epitaxial film. Thanks to the high quality of the epitaxial systems, some of them such as $L1_0$ -ordered film exhibited substantially high PMA which satisfies requirements even for 1X nm generation. However, such an epitaxial under-layer is unrealistic in the STT-MRAM process because a conventional CMOS integrated wafer does not have any preferable crystal orientation. Our aim is to overcome this dilemma and merge an epitaxial film into a CMOS integrated STT-MRAM stack. In order to realize it, here we propose a new process by utilizing wafer-bonding and -slimming techniques. This process would enable us to develop an epitaxial film and a CMOS wafer individually for the benefit of the higher PMA in a film and resulting scalability in STT-MRAM. In this study, as an introductory step, we attempt these techniques for the poly-crystal film stacks. The purpose is to optimize the bonding conditions in terms of the stacking structure and the film materials.

Thin films were deposited at room temperature using a manufacturing-type sputtering apparatus (Canon-Anelva C-7100) on an 8 or 6 inches silicon wafer. Some of the MTJ samples were post-annealed at 1 hour. A wafer-bonding process was carried out at room temperature in a multi-chamber apparatus where tools for the bonding and the surface etching were equipped. In the apparatus, first the surfaces of the wafers were etched by Ar fast atom beam milling, subsequently the surfaces were put together with applying a load up to 200 kN. A wafer-thinning process was applied for as-bonded wafers. First, a coarse thinning for one back-side of the as-bonded wafers was mechanically done using grinding wheel. Then a chemical mechanical polishing was performed to remove damaged Si layer. When the rest of the wafer became 10 micron or thinner, the sample was dipped in silicon anisotropic etchant as a wet-etching process until the film element fully exposed.

In the first lot, we prepared two types of electrode stacks and applied the bonding and the thinning techniques to them. The film stacking structures are as follows: [A] Si/Si-O wafer / Ta (5 nm) / Cu-N (15 nm) / Ru (5 nm) / Ta (5 nm) / Ru-cap (20 nm). [B] Si wafer / Ta (50 nm) / Cu-N (15 nm) / Ru (5 nm) / Ta (5 nm) / Ru-cap (20 nm). For both A and B samples, the thickness of the Ru-cap was relatively thick to be 20 nm for the purpose to obtain a margin during the pre-etching (typically etching depth is 3-5 nm) in the bonding process. We planned to carry out the thinning process for the back-side of sample-B, so the thickness of the Ta buffer layer in sample-B was 10 times thicker than that of sample-A also for the margin in the final step of the thinning process. Furthermore, for the reason of the anisotropic wet-etching which does not prefer an oxide element, a bare Si wafer was employed for sample-B which was the thinning side. Figure 1 (a) and (b) show a supersonic microscopy image for the as-bonded sample and a snap of the final state of the sample, respectively. The supersonic microscopy image in (a) revealed that some part of the area were not bonded as shown in the bright contrast. It can be caused by a particle element which initially exists on a surface of a wafer. Then the photo image after thinning process in (b) reflects the result of the microscopy observation, and suggests the exposure of other layer such as Ru and Si-O besides Ta. Furthermore, peeled-like areas were seriously visible

periphery of the wafer, probably due to a scratch by contacting the wafer-mask during the film deposition process.

In the second lot, we prepared an MTJ and an electrode stack with Ta-capping as follows: [C] Si/Si-O wafer / Ta (5 nm) / Cu-N (10 nm) / Ta-cap (10 nm). [D] Si wafer / Ta (5 nm) / MTJ stack / Ta-cap (10 nm). In this series, we utilized Ta cap layers for both the samples for the comparison with Ru-capping. Figure 2 shows a cross-sectional TEM image of the bonded sample after post-annealing. It suggested that wafers were successfully bonded each other thanks to the Ta cap layers. Although some nanometer-size voids are visible at the bonding interface as bright contrasts, the frequency of them is much reduced compared to that with Ru-capping. The image also revealed that the in-plane-MTJ stack was totally remained without having an impact from a load during the bonding process. We also carried out the whole process to p-MTJ stacks [3]. Thanks to the improved pre-bonding process and the better surface smoothness for wafers, the interface showed nearly perfect bonding without any voids. Furthermore, the magnetoresistive properties (MR ratio and RA-product) and the anti-ferro coupling field of the reference layer were basically the same as the initial wafer. We confirmed that there was no deterioration in the final structure of a p-MTJ after bonding and sliming process.

In summary, we attempted wafer bonding and thinning process to the film stacks of electrodes and MTJs, and obtained the processed samples with a highly bonded interface. Finally, we successfully fabricated high quality reversal stacks of p-MTJs that showed no deterioration of the MR/RA performance.

This work was supported by the ImPACT Program of the Council for Science, Technology and Innovation.

Reference

- [1] S. Yuasa et al., *Nature Mater.* **3** (2004) 868.
- [2] H. Yoda et al., *Curr. Appl. Phys.* **10** (2010) E87.
- [3] K. Yakushiji et al., *Appl. Phys. Express* **8** (2015) 083003.

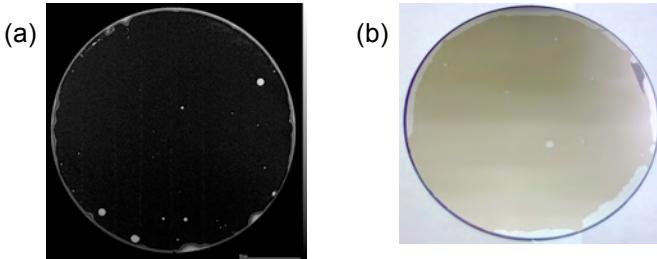


Fig.1 (a) Supersonic microscopy image of the as-bonded sample [A&B]. (b) Photo image of the sample [A&B] after thinning process.

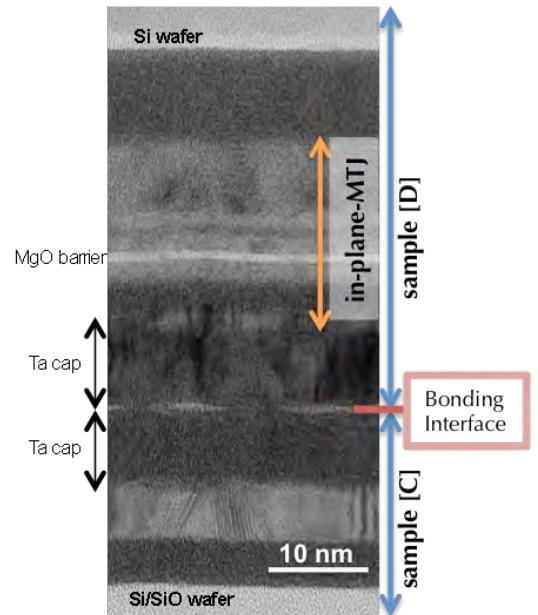


Fig.2 TEM image of an sample [C&D] after bonding process.

Germanium spintronics developed by semiconductor technologies

K. Hamaya

Graduate School of Engineering Science, Osaka University, Toyonaka, 560-8531, Japan

Because of high intrinsic electron and hole mobility, germanium (Ge) is promising for a new channel material in next-generation complementary metal oxide semiconductor (CMOS) transistors. Recently, the operation of Ge-CMOS transistors was reported at last.¹⁾

Up to now, we have focused on the integration of spintronic technologies with Ge by using novel crystal growth techniques.²⁾ First of all, high-quality Heusler-alloy films were grown by molecular beam epitaxy at room temperature.³⁾ Next, a newly developed delta-doping method was utilized for achieving electrical spin injection and detection.⁴⁾ Using Ge-based lateral spin-valve (LSV) devices with a heavily doped transport layer ($\sim 10^{19} \text{ cm}^{-3}$), we clearly detected spin transport and obtained relatively short spin diffusion lengths of $\sim 800 \text{ nm}$ at low temperatures.⁵⁾ Finally, for Ge-based spin-based MOSFET, gate-stack structures were developed only by low-temperature fabrication processes.⁶⁾ Despite a process less than 300°C , the $\text{Al}_2\text{O}_3/\text{GeO}_2$ structures can operate as a gate-stack for a Ge spin-MOSFET structure. We would like to simultaneously utilize the techniques of the spin injection/detection and of the gate-stack fabrication in a single device structure.

The author appreciates good collaboration research with H. Nakashima, K. Sawano, A. Hirohata, V. Lazarov, S. Yamada, M. Yamada, and Y. Fujita. This work was partly supported by ImPACT from Cabinet Office of the Government of Japan, and Grant-in-Aid for Scientific Research (A) (No. 25246020 and 16H02333) from JSPS.

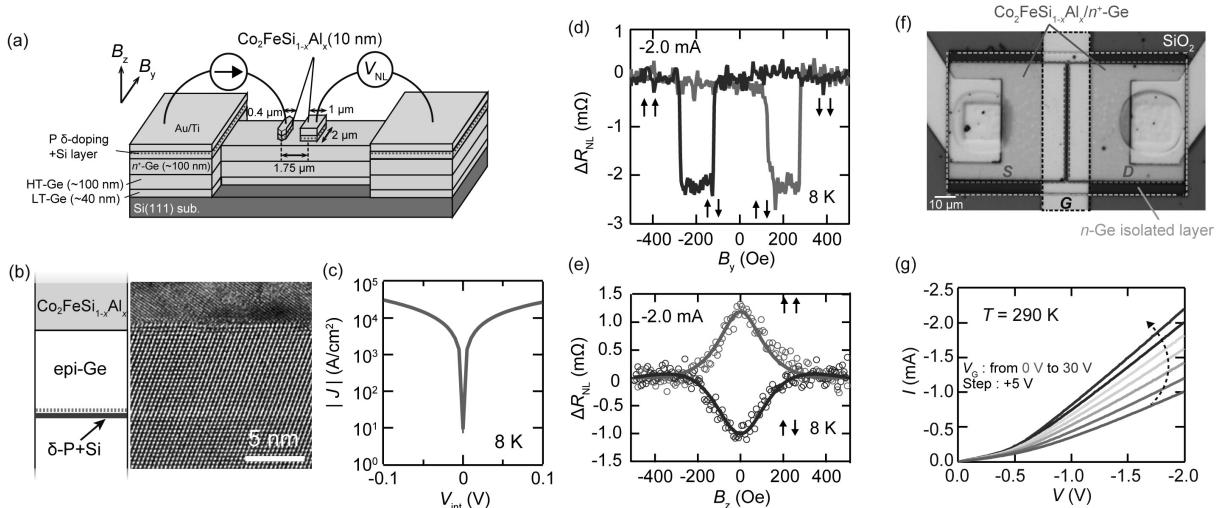


Fig.1 (a) Schematic of a Ge-based LSV with Heusler-alloy spin injector and detector. (b) TEM image of the delta-doped P layer with Si near the Heusler/Ge heterointerface. (c) J - V characteristic of the Heusler/Ge Schottky tunnel contact (d) Nonlocal spin signal at 8 K. (e) Hanle-effect curve at 8 K. (f) Top-view of the fabricated Ge-spin MOSFET structure. (g) I - V characteristics with gate-voltage applications.

Reference

- 1) H. Wu et al., 2014 International Electron Devices Meeting (IEDM).
- 2) K. Kasahara et al., Appl. Phys. Exp. **7**, 033002 (2014).
- 3) S. Yamada et al., Appl. Phys. Lett. **105**, 071601 (2014).
- 4) M. Yamada et al., Appl. Phys. Lett. **107**, 132101 (2015).
- 5) Y. Fujita et al., (submitted).
- 6) Y. Fujita et al., Jpn. J. Appl. Phys. **55**, 063001 (2016).

Co₂FeSi/MgO/n⁺-SOI デバイスの室温スピニ信号

石川瑞恵^{1,2}、ティワリアジャイ¹、杉山英行¹、井口智明¹、浜屋宏平²、手束展規³、斎藤好昭¹
(¹株東芝研開セ、²阪大院基礎工、³東北大院工)

Room-temperature spin accumulation and transport signals in Co₂FeSi/MgO/n⁺-SOI devices

M. Ishikawa, A. Tiwari, H. Sugiyama, T. Inokuchi, K. Hamaya*, N. Tezuka** and Y. Saito

(Toshiba Corporate R&D Center, *Osaka Univ., **Tohoku Univ.)

はじめに

再構成可能な論理回路や不揮発メモリへの応用が期待されるスピニ MOSFET [1]を実現するためには、室温スピニ信号の増大が必要不可欠である。これまで我々は Si 中でのスピニ蓄積やスピニ伝導を評価し[2-6]、強磁性電極のスピニ分極率や MgO バリア/SOI 界面のラフネスがスピニ信号に影響することを見出してきた。今回我々はこれまでの知見をもとに、ホイスラー合金 Co₂FeSi/MgO/n⁺-Si on insulator (SOI) 接合において大きな室温スピニ信号を観測したためその内容を報告する。

実験方法

リンを高濃度にドープした 3inch の SOI 基板を真空中で 600°C に加熱後、基板を冷却した後にマグネットロンスパッタ法により Mg 層(0.6nm)を形成し、電子線蒸着法による MgO 層をウェッジ状に成膜した[7]。その後、マグネットロンスパッタ法により Co₂FeSi 層(15nm)及び Ru-cap 層(7nm)を成膜した。なお基板加熱及び成膜は全て真空一貫で行った。図 1 に SOI 基板表面の In-situ 反射高速電子回折(RHEED) 像の結果を示す。600°C 加熱した SOI 基板表面は、Si(2×1)洗浄表面となっていることがわかる。また、600°C の加熱処理により SOI 基板表面のラフネスが低減していることを X 線底角反射率法、断面 TEM により確認している。この SOI 基板上に成膜した MgO 層及び Co₂FeSi 層はいずれも図 1 に示すようにエピタキシャル成長していた。成膜後、リソグラフィー、RIE(Reactive ion etching)、Ar イオンミリングを用いて電極を加工し、MgO 膜厚の異なる試料を一度に作製し、3 端子及び 4 端子 Hanle、Nonlocal-MR 信号のスピニ信号を室温において測定した。さらに室温スピニ信号のアニール温度依存性を評価した。

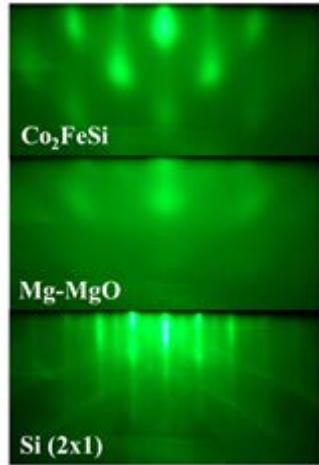


図 1. 各層での RHEED 像

結果および考察

図 2 に典型的な室温での 4 端子 Hanle 信号の結果を示す(アニール温度 325°C)。図 2 のスピニ信号をフィッティング[8]した結果、41% の比較的大きなスピニ分極率が得られた。これは同様に室温において測定した 3 端子 Hanle 信号から得られたスピニ分極率とほぼ同じ値であることを確認している。当日は、これらの室温スピニ信号を詳細に解析した結果とアニール温度依存性について議論する予定である。

本研究の一部は、革新的研究開発推進プログラム(ImPACT)及び科学研究費補助金の支援を受けて行ったものである。

参考文献

- [1] S. Sugahara and M. Tanaka, Appl. Phys. Lett., **84**, 2307 (2004).
- [2] M. Ishikawa, *et al.*, J. Appl. Phys., **114**, 243904 (2013).
- [3] Y. Saito, *et al.*, J. Appl. Phys. 115, 17C514 (2014).
- [4] M. Ishikawa, *et al.*, Appl. Phys. Lett. 107, 092402 (2015).
- [5] Y. Saito, *et al.*, J. Appl. Phys. 117, 17C707 (2015).
- [6] T. Inokuchi, *et al.*, Appl. Phys. Lett., **105**, 232401 (2014).
- [7] H. Sugiyama, *et al.*, Solid State Commun. **190**, 49 (2014).
- [8] F. J. Jedema, *et al.*, Nature 416, 713 (2002).

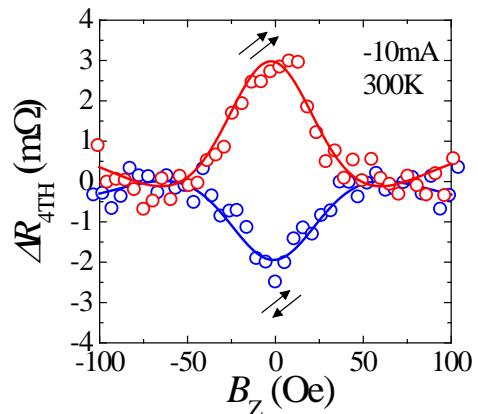


図 2. 室温での 4 端子 Hanle 信号

Co₂(FeMn)Si ホイスラー合金を用いた Ge へのスピン注入

大兼幹彦¹、小池剛央¹、小野敦央¹、高田哲朗²、齋藤秀和²、安藤康夫¹
(1 東北大学、2 産業技術総合研究所)

Spin injection into Ge using Co₂(FeMn)Si Heusler alloy
M. Oogane¹, T. Koike¹, A. Ono¹, T. Takada², H. Saito² and Y. Ando¹
(1Tohoku University, 2AIST)

背景

半導体へのスピン注入技術は急速に進展している一方で、室温におけるスピン注入信号は未だ小さいのが現状である。スピン信号を増大させるために、ハーフメタル材料を用いることは有望な手段の一つである。我々は、ハーフメタル材料として Co 基のホイスラー合金に着目し大きな磁気抵抗効果を観測することに成功してきた。さらに、高品質なホイスラー合金薄膜を半導体上に作製するための技術開発も進めている。本研究では、δドープした n 型 Ge 基板上に Co₂(FeMn)Si (CFMS) ホイスラー合金を電極としたスピン注入素子を作製し、そのスピン注入信号について系統的に調べた。

実験方法

超高真空マグネトロンスパッタ法を用いて、δドープ Ge 基板上に Mg(0.8)/MgO(0.75)/CFMS(30)/Ta(5) (単位 : nm) の多層膜を作製した。極薄の Mg 膜は Ge/MgO 界面状態を改善し、MgO および CFMS 層を高品質化するために挿入している。スピン注入素子は、フォトリソグラフィーおよび Ar ミリングを用いて作製した。素子構造は Fig. 1 に示す通りであり、3 端子ハンル効果を 10 K において測定した。

実験結果

Fig. 2 に観測したハンル信号の印加電流依存性を示す。信号には複数のピークが重畠しており、いくつかのスピン緩和過程が存在していることが示唆される。また、信号形状は印加電流に対して劇的に変化した。このような複雑なハンル効果の振舞いは先行研究でも観測例がほぼ皆無であり、非常に興味深い。観測されたハンル信号のメカニズムを明らかにすることで、スピン注入信号を増大させるための指針が得られると考えられ、講演にて議論する。

謝辞

本研究は ImPACT プログラム (プログラムマネージャー : 佐橋政司) および科学研究費補助金基盤 S (No.24226001) の支援により行われた。

参考文献

- Y. Sakuraba *et al.*, Appl. Phys. Lett. **89** (2006) 052508.
- S. J. Hashemifar *et al.*, Phys. Rev. Lett. **97** (2006) 026602.

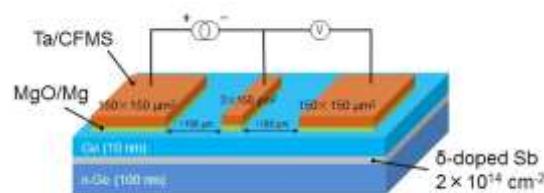


Fig. 1 作製した素子構造

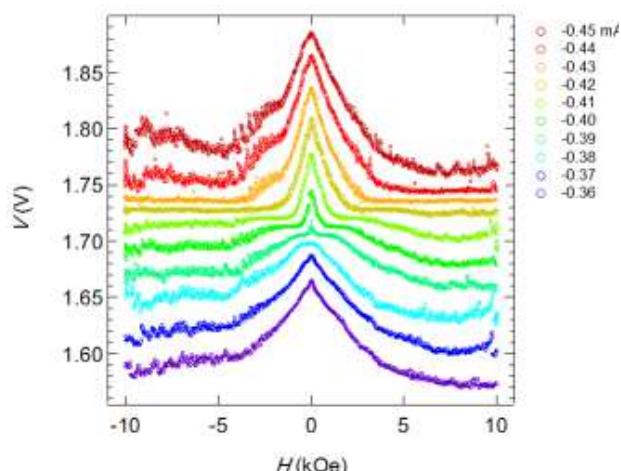


Fig. 2 スピン注入信号の印加電流依存性

5d 遷移金属単原子層による Fe および Co 表面における 磁気異方性の電界変調増強

辻川 雅人^{1,2}, 白井 正文^{1,2}

(東北大通研¹, 東北大 CSRN²)

Enhancement of electric-field modulation of the magnetic anisotropy at Fe and Co surfaces covered by

5d transition-metal monolayer

Masahito Tsujikawa^{1,2}, Masafumi Shirai^{1,2}

(¹ RIEC, Tohoku Univ., ² CSRN, Tohoku Univ.)

はじめに

巨大な磁気異方性エネルギー(MAE)の電界変調を示す材料の開発は、超低消費電力かつ高速な電圧駆動型のスピントロニクスデバイスを実現する上で重要な課題である。直径 10 nm サイズの素子にて電圧磁化反転を実現するには 1000 fJ/Vm を超える MAE の電界変調率が必要とされる。最近、MgO/Fe/Cr 膜にて 300 fJ/Vm [1]と大きな値も報告されているが、あと数倍大きな効果が必要である。本研究では、巨大な MAE の電界効果を得るために 5d 遷移金属の巨大なスピン軌道相互作用を利用することを考えた。Fe または Co と 5d 遷移金属からなり、巨大な MAE の電界変調率を示す積層構造の理論設計を第一原理計算により行った。

方法

bcc-Fe(001)および hcp-Co(111)表面を 5d 遷移金属単原子層で覆った Cu/Fe(Co)/TM 膜 (TM = Hf, Ta, W, Os, Ir, Pt, Au) について MAE の電界効果の大きさを系統的に調べた。計算には平面波基底と Projector Augmented Wave 法を用いた第一原理計算コード vasp を用いた[2]。MAE の見積りは force theorem を用いて行った。面内格子定数はそれぞれ bcc Fe (2.86 Å) および hcp Co (2.51 Å) のバルク値に合わせている。MAE の電界変調率 γ の符号は正の場合に表面の電子蓄積に対して垂直磁気異方性エネルギーが低下するよう定義した。

結果

各薄膜の MAE と γ の大きさを Fig. 1 に示す。Fe 表面上では Ta, Os, Ir が、Co 表面上では Hf, W, Ir が 100 fJ/Vm を超える大きな電界効果を示している。これらの膜は MgO の比誘電率を考慮すると MgO との接合構造にて 1000 fJ/Vm を超える電界効果を示すことが期待できる。最も顕著な電界効果が得られた Co/Hf 膜では、表面原子当たり僅か 0.01 個の電子数変化に対して 0.25 meV の MAE 変化が生じる。また、Co/Ir 膜では MAE が 4.5 mJ/m²、 γ が 136 fJ/Vm と垂直磁気異方性エネルギーと電界効果が共に大きな値を示す結果が得られた。講演では大きな MAE の電界変調が得られた起源についても議論する。

謝 辞

本研究は、内閣府 総合科学技術・イノベーション会議により制度設計された革新的研究開発推進プログラム (ImPACT) により、科学技術振興機構を通して委託された。

参考文献

- 1) T. Nozaki *et al.*, Phys. Rev. Appl. **5** (2016) 044006.
- 2) G. Kresse and J. Furthmüller, Vienna *Ab-initio* Simulation Package, University of Wien, 2001.

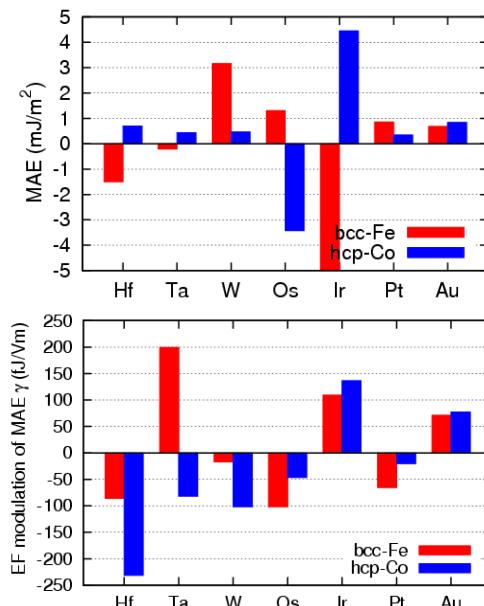


Fig. 1 Magnetic anisotropy energy (MAE; top panel) and the electric-field variation of MAE (bottom panel) in Cu/Fe(Co)/5d transition-metal films.

磁性金属超薄膜における結晶磁気異方性、交換スティフネス、 ジャロシシスキー・守谷相互作用力に対する電界効果

中村浩次、名和憲嗣、秋山亭、伊藤智徳
(三重大工)

Electric field effect on magnetocrystalline anisotropy, exchange stiffness, and Dzyaloshinskii-Moriya interaction in magnetic metal thin films
K. Nakamura, K. Nawa, T. Akiyama, T. Ito
(Mie Univ)

1. はじめに

磁性金属薄膜に対する電界効果は、結晶磁気異方性エネルギーを始め、キュリー温度、交換バイアス、磁壁移動、磁気緩和、磁気表面波など様々に磁気的性質に対して実験的に観測されてきた。理論的観点からも、第一原理計算を中心に、金属薄膜や絶縁体界面での結晶磁気異方性エネルギーが外部電場印加により変化すること、さらに交換相互作用力やジャロシシスキー・守谷相互作用力も外部電場依存性を示すことが示されている。本発表では、遷移金属超薄膜や希土類金属超薄膜、sp 重金属超薄膜における結晶磁気異方性エネルギーの電界効果に関して、第一原理計算により系統的に調べた結果を報告する。また、交換スティフネス、ジャロシシスキー・守谷相互作用力 (DMI) の電界効果についても検討する。

2. 計算方法

第一原理計算には外部電場を導入した film full-potential linearized augmented plane-wave (film-FLAPW)¹⁾を用いた。交換相関ポテンシャルには一般化勾配近似を、希土類金属薄膜の f 軌道にはオンサイトクーロン相互作用+U 補正を施した。結晶磁気異方性エネルギーは磁化が面内と垂直方向に仮定したときのスピント軌道相互作用を考慮した全エネルギーの差から算出し、遷移金属薄膜と sp 重金属薄膜に対してはフォース理論を用いて、希土類薄膜に対してはセルフコンシステントを求めた。交換スティフネス及び DMI の計算にはスピニスパイラル構造の形成エネルギーから見積もった。

3. 結果と考察

結晶磁気異方性に対する電界効果の理解を得るために、まず、フリーステンディング遷移金属単原子層に対して金属元素 (3d, 4d, 5d) を変えて系統的に調べた。なお、バルク 4d, 5d 金属は非磁性体であるが、フリーステンディング単原子層や強磁性体界面では磁化されることを確認した。計算の結果、金属元素のスピント軌道相互作用力の大きさに比例して、磁気異方性エネルギーと電界効果が大きくなることが示唆された。しかし、Fe/MgO(001)界面にこれらの金属超薄膜を挿入した場合、例えば Pt 単原子層の場合、定性的にはフリーステンディング単原子層モデルの傾向を示したが、定量的には Fe/MgO 理想系の結果に比べて数倍程度以下の増大であった。希土類金属単原子層の場合も、結晶磁気異方性エネルギーは例えば Sm/Fe で Fe/MgO 理想系に比べ 3 倍程度も大きくなつたが、電界効果はほとんどみられなかつた。これらの結果から、実用に向けた大きな電界効果を得るために、スピント軌道相互作用の大きい重金属の利用のみでなく、新しい界面材料の提案が必要であるものと考えられる。また、交換スティフネス及び DMI に対する電界効果に対して、Pt(111) 基板上の Co 単原子層膜モデルを用いて計算した結果、結晶磁気異方性エネルギーと同様に、両者とも外部電場依存性を示すこと、しかし DMI 定数の外部電場依存性は交換スティフネス定数に比べ 1 オーダー程度小さい結果となつた。発表では、遷移金属超薄膜における交換スティフネスを系統的に調べた結果も報告する。

参考文献

- 1) K. Nakamura et.al, PRB 67,014420 (2003); PRL 102, 187201 (2009); M. Oba et. al.,PRL 114, 107202 (2015).

多結晶ホイスラー合金薄膜 CPP-GMR 素子の作製

中谷友也、李松田、桜庭裕弥、古林孝夫、宝野和博

(物質・材料研究機構)

Fabrication of CPP-GMR devices using poly-crystalline Heusler alloy films

Tomoya Nakatani, Songtian Li, Yuya Sakuraba, Takao Furubayashi, and Kazuhiro Hono

(National Institute for Materials Science)

はじめに

電流面直巨大磁気抵抗 (CPP-GMR) の磁気抵抗特性向上のために、Co 基ホイスラー合金が有効であることが知られている。これまでに室温 50% を超える磁気抵抗 (MR) 比が報告された全ての CPP-GMR 素子は、MgO(001) 単結晶基板上に成長させたエピタキシャル薄膜を用いたものであり、高温 (>500 °C) での熱処理が可能であるため、高い L₂₁ 規則が実現され、高いスピニ分極率が得られる。一方で、磁気ヘッドなど実用デバイスでは、多結晶薄膜を用いることが必須であり、適用可能な熱処理温度は 300 °C 程度である。そのため、CPP-GMR を用いた磁気ヘッドや磁場センサーの実現には、多結晶薄膜かつ比較的低温熱処理で、高い CPP-GMR 値が得られる材料系およびプロセスの開発が必要である。本研究では、Co₂(Mn,Fe)Ge ホイスラー合金と Ag 系合金のスペーサー層を用いた多結晶 CPP-GMR 素子を作製した。

実験方法

Cu 電極上に、スパッタリングにより擬スピニバルブおよび交換バイアスピニバルブを作製した。擬スピニバルブ 薄膜の構造は、Ru(2)/Co₅₀Fe₅₀(1)/CoFeBTa(0-1.2)/Co₂(Mn,Fe)Ge(5) /Co₅₀Fe₅₀(0.4)/Ag₉₀Sn₁₀(4)/Co₅₀Fe₅₀(0.4)/Co₂(Mn,Fe)Ge(5)/Co₅₀Fe₅₀(1)/Ru(8) cap (組成は at. %、膜厚は nm) である。Co₂(Mn,Fe)Ge の実際の組成は、Co₅₁Mn₁₃Fe₈Ge₂₈ (at. %) であった。成膜はすべて室温で行い、その後真空中で 300 °C, 3 h の熱処理を行った。AgSn スペーサー中の Sn は、平坦な多結晶薄膜を得るために添加されている[1]。CoFeBTa はアモルファス軟磁性材料であり、下地として用いることによりホイスラー層の規則化を促進し、MR を向上させることが報告されている[2]。

結果

図 1 (a) に擬スピニバルブの磁気抵抗曲線を示す。面積抵抗 (RA) は 30 mΩ μm² 程度、MR 比は 25% であった。図 1 (b) は Co₂Fe(Ge,Ga) を用いたエピタキシャル素子[3]における磁気抵抗面積積 (ΔRA) - 热処理温度との比較であるが、本研究の多結晶素子は、300 °C 热処理においては、エピタキシャル素子を超える ΔRA を示す。これは主に、ホイスラー合金に Co₂(Mn,Fe)Ge を用いた効果であり、Co₂Fe(Al,Si)、Co₂Fe(Ge,Ga)[4]、また Co₂(Fe,Mn)Si 合金を用いた多結晶素子では芳しい結果は得られていない。X 線回折から、300 °C で热処理された Co₂(Mn,Fe)Ge 膜は B2 構造であることがわかった。

また、積層フェロ構造をもつスピニバルブ素子においても、RA~65 mΩ μm²、MR 比 9% と比較的良好な MR 特性が得られた。

以上、Co₂(Mn,Fe)Ge 合金を用いることで、300 °C の热処理においてエピタキシャル素子以上の CPP-GMR 特性を示す多結晶素子を作製することは可能であり、導電酸化物スペーサーの適用などにより、今後さらなる性能改善が期待される。

[1] Read et al., J. Appl. Phys. 118, 043907 (2015). [2] Brinkman et al., US Patent 8,611,053. [3] Li et al., Appl. Phys. Lett. 103, 042405 (2013).

[4] Nakatani et al., Acta Mater. 61, 3695 (2013).

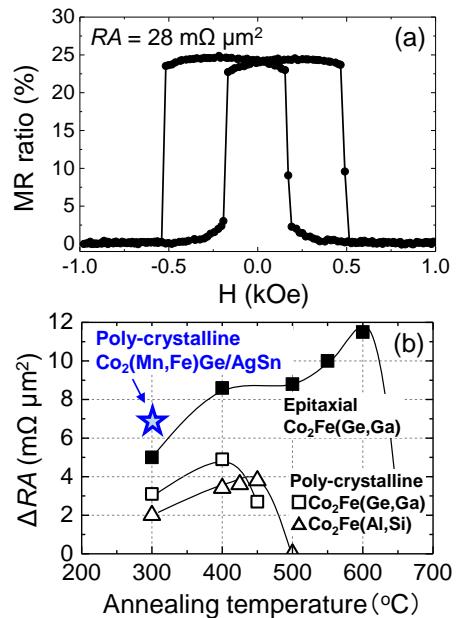


図 1 (a) Co₂(Mn,Fe)Ge ホイスラー合金と AgSn スペーサー擬スピニバルブの磁気抵抗曲線。(b) 本結果と過去の ΔRA - 热処理温度の報告値との比較。

Large voltage output in CPP-MR devices using $\text{Co}_2\text{Fe}(\text{Ga}_{0.5}\text{Ge}_{0.5})$ Heusler alloy and Mg-Ti-O spacer material

Ye Du,^{1,2} T. Nakatani,¹ Y. Sakuraba,¹ T. Furubayashi,¹ Y. K. Takahashi,¹ T. T. Sasaki,¹ K. Hono^{1,2}
 (1. NIMS 2. Univ. of Tsukuba)

The maximum attainable voltage output ΔV_{\max} ($\Delta V_{\max} = J_{\text{Bias}} \times RA \times \text{MR}$) in all-metallic current-perpendicular-to-plane giant magnetoresistance (CPP-GMR) junctions is severely limited when the CPP current density J_{Bias} exceeds certain threshold value. The MR ratio gradually decreases with increasing J_{Bias} due to the spin transfer torque (STT) that destabilizes both parallel and antiparallel magnetization configurations. One possible solution to tackle with this problem is the usage of high-resistive transparent oxide as the spacer material that suppresses the STT effect. Very recently, Nakatani *et al.*¹ reported an In-Zn-O spacer for the CPP-MR with a $\text{Co}_2(\text{Mn}_{0.6}\text{Fe}_{0.4})\text{Ge}$ Heusler compound. By properly engineering the Ag/In-Zn-O/Zn tri-layer, a large ΔV_{\max} of 11.3 mV was reported in the CPP-MR devices with a bias voltage (V_B) of 70 mV. This motivates us to explore other conductive oxides as spacer materials. In this work, we report large ΔV_{\max} in the CPP-GMR device with $\text{Co}_2\text{Fe}(\text{Ga}_{0.5}\text{Ge}_{0.5})$ Heusler alloy ferromagnetic layer and a high-resistive $\text{Mg}_{0.2}\text{Ti}_{0.8}\text{O}_x$ (MTO) spacer material.

We deposited the CPP-MR stack of Cr(10)/Ag(100)/CFGG(10)/Ag(1)/MTO(t_{Sp})/Ag(1)/CFGG(10)/Ag(5)/Ru(8) (thickness in nm, $t_{\text{Sp}} = 2\text{-}2.5$ nm) at room temperature onto a (001) MgO single-crystalline substrate. The top CFGG ferromagnetic layer was annealed at 550°C to improve the $L2_1$ chemical order. For all the measured devices, the device resistance decreases as the bias voltage increases (Fig. 1), suggesting that the underlying transport mechanism is possibly spin-dependent tunneling instead of spin-dependent scattering. With 10 nm CFGG and 2.2 nm MTO, the majority of the devices show a MR ratio ranging from 15% to 25% with a RA of between 100 and 250 $\text{m}\Omega \mu\text{m}^2$. In spite of this, several devices show large MR ratios above 30% with the maximum MR ratio of 45%. For the best device, a large ΔV_{\max} of 16.2 mV was obtained at a V_B of 60 mV (Fig. 2), which is more than 3 times higher than the largest ΔV_{\max} value of all-metallic CPP-GMR devices reported so far. Such high MR ratios were observed only thin (1 nm) Ag layers were inserted at the CFGG/MTO interfaces. The possible occurrence of current-confined-path effect will be discussed based on the microstructure characterization. The current CPP-MR result with the MTO spacer shows an advantage in view of output voltage compared to the all-metallic CPP-GMR devices, suggesting that high resistive materials hold potential to be used as the spacer layer in future read sensors of ultrahigh density magnetic recording² or other MR sensors that require low RA values.

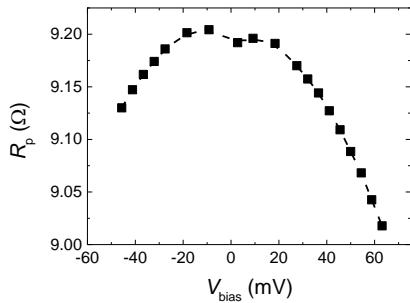


Fig. 1 Bias voltage dependence of parallel-state device resistance.

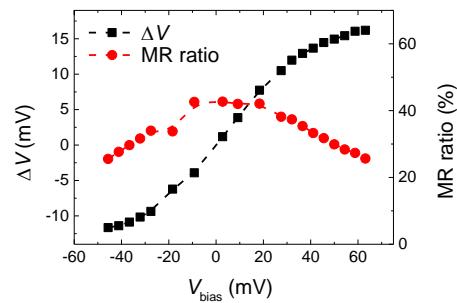


Fig. 2 Bias voltage dependence of ΔV_{\max} for the best individual device.

References

- 1) T. Nakatani, G. Mihajlović, J.C. Read, Y. Choi, and J.R. Childress, *Appl. Phys. Express* **8**, 93003 (2015).
- 2) G. Mihajlović, T. Nakatani, N. Smith, J.C. Read, Y. Choi, H. Tseng, and J.R. Childress, *IEEE Magn. Lett.* **6**, 3001104 (2015)

$\text{Co}_2\text{Fe}_{0.4}\text{Mn}_{0.6}\text{Si}/\text{Ag}-\text{Mg}/\text{Co}_2\text{Fe}_{0.4}\text{Mn}_{0.6}\text{Si}$ 素子における 膜面垂直通電型巨大磁気抵抗効果の測定温度依存性

窪田崇秀^{1,2}、伊奈幸佑¹、高梨弘毅^{1,2}

(¹東北大 金研, ²東北大 スピントロニクス学術連携研究教育センター)

Temperature dependence of current perpendicular-to-plane giant magnetoresistance effect in
 $\text{Co}_2\text{Fe}_{0.4}\text{Mn}_{0.6}\text{Si}/\text{Ag}-\text{Mg}/\text{Co}_2\text{Fe}_{0.4}\text{Mn}_{0.6}\text{Si}$ devices

Takahide Kubota, Yusuke Ina, and Koki Takanashi

(¹ IMR, Tohoku Univ., ² CSRN, Tohoku Univ.)

はじめに

膜面垂直通電型の巨大磁気抵抗素子 (CPP-GMR 素子) は、面積抵抗積 (RA 値) $0.01 - 0.1 \Omega\mu\text{m}^2$ 程度の低抵抗領域において比較的大きな磁気抵抗変化率 (MR 比) が得られるところから、次世代のハードディスクドライブ用の読み取りヘッドへの応用が期待されている¹⁾。とりわけ、強磁性層に高スピン偏極ホイスラー合金を用いた CPP-GMR 素子の発展が近年目覚しく、実用化に向けた性能も視野に入りつつある²⁻⁴⁾。我々のグループは、これまでにホイスラー合金 $\text{Co}_2(\text{Fe}-\text{Mn})\text{Si}$ (CFMS) と、中間層材料として新規に $L1_2$ 規則相の Ag-Mg 合金を用いることで CPP-GMR 素子の高出力化が可能であることを示してきた⁵⁾。本研究では、いくつかの Ag-Mg 組成の CFMS/Ag-Mg/CFMS 素子を作製し、CPP-GMR 効果の測定温度依存性を調査した。 Co_2MnSi (CMS) / CFMS といった Mn 元素を含むホイスラー合金を用いた素子においては、MR 比の測定温度依存性が 100 K 付近で極大値を示すことが報告されており、その原因の一つとして、C(F)MS/Ag 界面に拡散による磁性元素が存在し、極低温域においては、その局在モーメントによって伝導電子スピノンが散乱されているという可能性が提案されている²⁾。Ag-Mg 中間層素子についても測定温度依存性を調べることで、層間の相互拡散の度合いの違いなどを議論することを目的とした。

実験方法

超高真空マグネットロンスパッタ装置を用い、 MgO (100) 単結晶基板/ Cr (20 nm)/Ag (40 nm)/CFMS (20 nm)/Ag-Mg (5 nm)/CFMS (7 nm)/Ag (2 nm)/Au (5 nm) の積層膜を作製した。ここで、CFMS 層の組成は $\text{Co}_2\text{Fe}_{0.4}\text{Mn}_{0.6}\text{Si}$ とし、Cr 層と上部 CFMS 層成膜後に、それぞれ、650°C と 500°C でその場熱処理を行った。Ag-Mg 層は Ag と Mg の同時スパッタ法により成膜し、Mg 組成は 0 – 22at.% の間で変化させた。GMR 効果の評価は測定温度 4.2 K から 300 K において 4 端子法により行った。

実験結果

MR 比の測定温度依存性を評価した結果、極大値を示す温度は Mg 組成 0 (Ag 中間層) の素子の 75 K に対し、Mg 8at.% では 50 K と低温側へシフトした。更に 22at.% では 4.2 K までの測定で極大値は確認されなかった。文献 2) の解釈に倣うと、これは中間層への Mg 添加に伴い、Mn などの磁性元素の拡散が抑制された結果と考えられる。また、Mg 22at.% の素子の 4.2 K での MR 比は 165 %、 ΔRA は $44 \text{ m}\Omega\mu\text{m}^2$ であり、Ag 中間層²⁾ と比較して MR 比は若干小さいものの、 ΔRA は 1.5 倍程度大きな値が得られることが明らかになった。

講演では他の組成を含め、詳細な温度依存性と CFMS/Ag-Mg 界面の微細構造などを議論する予定である。

謝辞

本研究の一部は日本学術振興会科研費(25220910)、情報ストレージ研究推進機構(ASRC)の支援を受けた。

参考文献

- 1) M. Takagishi *et al.*, IEEE Trans. Magn. **38**, 2277 (2010).
- 2) Y. Sakuraba *et al.*, Appl. Phys. Lett. **101**, 252408 (2012).
- 3) T. Nakatani *et al.*, Appl. Phys. Express **8**, 093003 (2015), 4) J.W. Jung *et al.*, Appl. Phys. Lett. **108**, 102408 (2016).
- 5) H. Narisawa, *et al.*, Appl. Phys. Express **8**, 063008 (2015).

Co₂Fe_{0.4}Mn_{0.6}Si および L₁₂-AgMg を用いた CPP-GMR 効果の 中間層膜厚依存性

伊奈幸佑¹、窪田崇秀^{1,2}、高梨弘毅^{1,2}

(¹ 東北大 金研, ² 東北大 スピントロニクス学術連携研究教育センター)

Spacer layer thickness dependence of CPP-GMR effects using
half-metallic Co₂Fe_{0.4}Mn_{0.6}Si and L₁₂ Ag-Mg ordered alloy spacer

Yusuke Ina, Takahide Kubota, Koki Takanashi

(¹ IMR, Tohoku Univ., ² CSRN, Tohoku Univ.)

背景

CPP-GMR 素子は次世代の大容量ハードディスクドライブ (HDD) の読み取りヘッドへの応用が期待されており、低い抵抗面積積 (*RA*) と高い磁気抵抗変化率 (MR 比) が要求されている¹⁾。我々のグループでは、これまでの研究で強磁性体層にハーフメタルの Co₂Fe_{0.4}Mn_{0.6}Si (CFMS) 、中間層に L₁₂ 規則構造を有する Ag-Mg 合金を用いることで CPP-GMR 素子の高出力化が可能であることを示している^{2,3)}。高出力化の起源については CFMS/Ag-Mg の界面抵抗が増大したことなどが議論されているが、明確な結論は示されていない。そこで本研究では、中間層に L₁₂Ag₇₈Mg₂₂ を用い CFMS/Ag-Mg/CFMS の中間層膜厚依存性を調査した。

実験方法

素子の膜構成は MgO (100) sub./Cr (20 nm)/Ag (40 nm)/CFMS (20 nm)/Ag₇₈Mg₂₂ (*t* nm)/CFMS (7 nm)/Ag (2 nm)/Au (5 nm) である。成膜はすべて室温で行い、Cr および上部 CFMS 成膜後にそれぞれ 650°C と 500°C で熱処理を行った。Ag₇₈Mg₂₂ の膜厚 *t* は 2, 3, 5, 8, 12 nm である。また上部 CFMS を成膜後、反射高速電子線回折 (RHEED) 観察を行い、最表面の結晶構造を評価した。素子の面積は参照用試料に対する、接合部上方からの走査電子顕微鏡観察と、実際に MR 測定を行った試料の中から抽出した素子に対する断面方向の高角度散乱暗視野 (HAADF-STEM) 像を用いて算出した。MR 測定は室温で直流四端子法を用いて行った。*RA* は素子面積の逆数 1/A に対する素子抵抗 *R_p* をプロットし、近似直線の傾きから算出した。

実験結果

RHEED の観察結果から中間層の膜厚に依らず、上部 CFMS 層はエピタキシャルに成長し、L₂₁ 構造に規則化していることが確認された。*RA* は膜厚の増加と共に増加する傾向が見られた。一方、MR 比は中間層膜厚 *t* = 2, 3, 5, 8, 12 nm に対し、それぞれ 41%, 53%, 56%, 43%, 34% となり、*t* = 5 nm において最大となった。*ΔRA* の中間層膜厚依存性も MR 比と同様の傾向を示し、最大値は *t* = 5 nm における 20 mΩμm² であった。*ΔRA* の膜厚依存性について、*t* > 5 nm での減少傾向は Vale-Fert モデル⁴⁾から定性的に説明可能である。*t* < 5 nm に関しては、薄膜領域における Ag-Mg 層の規則度の低下や、不連続化といった要因が *ΔRA* 減少の理由として考えられる。今後、Ag 層を中間層に用いた試料との比較、考察を行う予定である。

謝辞

本研究は日本学術振興会の科研費(No. 25220910)、情報ストレージ研究推進機構 (ASRC) の助成を得て実施したものである。

参考文献

- 1) M. Takagishi, *et al.*, IEEE Trans. Magn. **46**, 2086 (2010).
- 2) H. Narisawa, *et al.*, Appl. Phys. Express **8**, 063008 (2015).
- 3) T. Kubota *et al.*, 2015 年第 76 回応用物理学会秋季学術講演会, 13p-PA1-17.
- 4) T. Valet and A. Fert, Phys. Rev. B **48**, 7099 (1993).

異方性磁気抵抗効果を用いたフルホイスラー合金 Co₂FeSi 薄膜のハーフメタル性評価

三瓶理人、高村陽太、中川茂樹
(東京工業大学)

Half-metallicity evaluation of full-Heusler Co₂FeSi alloy films using anisotropic magnetoresistance effect
M. Sampei, Y. Takamura, S. Nakagawa
(Tokyo Institute of Technology)

はじめに

ハーフメタル強磁性体はフェルミ準位において一方のスピンのみ状態密度が存在する強磁性体であり、磁気抵抗メモリ等のスピントロニクスデバイスの飛躍的な性能向上を可能にする^{1,2}。フルホイスラー合金 Co₂FeSi (CFS) は L₂₁ 規則構造においてハーフメタル強磁性体となり³、さらに MgO 層との界面で垂直磁気異方性を有することが知られている^{4,5}。CFS の磁気抵抗メモリへの応用にはハーフメタル性評価が重要となる。ハーフメタル性を示す薄膜では負の異方性磁気抵抗(AMR)効果を示すことが示されている⁶。今回、AMR 効果を利用し、異なる膜厚の CFS 薄膜のハーフメタル性評価を行ったので報告する。

実験方法

CFS 薄膜は対向ターゲット式スパッタ法を用いて単結晶 MgO(100)基板上に直接成膜した。膜の磁気特性は VSM を、結晶構造は XRD を用いて評価した。次に、AMR 効果測定のために、薄膜をホールバー状に加工した。AMR 効果の測定は磁場印加・抵抗測定低温測定が可能なプローバーを使用した。

実験結果

350°C 及び 400°C で成膜した膜厚 35 nm の試料の XRD パターンからいずれの試料も L₂₁ 構造を有する(100) 配向単結晶膜であることを確認した。拡張 Webster モデル⁷から計算される B₂ 規則度は両方の試料で約 100%， L₂₁ 規則度は成膜温度 350°C、400°C の試料においてそれぞれ 68% と 76% であった。

次いで、AMR 特性を 12 K で測定した。350°C で成膜した試料において AMR 効果は観測されなかったが、400°C で成膜した試料においては Fig.1(a) に示すような負の AMR 比を示す AMR 信号を確認した。負の AMR 比を示したことから、この CFS 薄膜はハーフメタル性を有する可能性が高いと考えられる。

さらに薄い領域における CFS のハーフメタル性を評価するために、CFS 膜厚が 3 nm の試料を 400°C で成膜した。この試料の飽和磁化はバルクの約 76% であったが、これは MgO 基板と CFS の格子不整合による歪みが関係していると考えられる。12 K での AMR 効果測定の結果を Fig.1 (b) に示す。Fig.1(a) と同様に 3 nm の CFS 薄膜においてもハーフメタル性の必要条件となる負 AMR 比が得られた。

参考文献

- [1] R. A. de Groot, *et al*, Phys. Rev. Lett. **50**, 2024 (1983).
- [2] M. Julliere, Phys. Lett. **54** (1975) 225.
- [3] I. Galanakis *et al*, Phys. Rev. B **66**, 174429 (2002).
- [4] V. Niculescu, *et al*, Phys. Rev. B **19**, 452 (1979).
- [5] Y. Takamura, *et al*, J. Appl. Phys. **115**, 17C732 (2014).
- [6] S. Kokado *et al*, J. Phys. Soc. Jpn. **81**, 024705 (2012).
- [6a] <http://journals.aps.org/prb/abstract/10.1103/PhysRevB.86.020409>
- [7] Y. Takamura *et al*, J. Appl. Phys. **105**, 07B109 (2010).

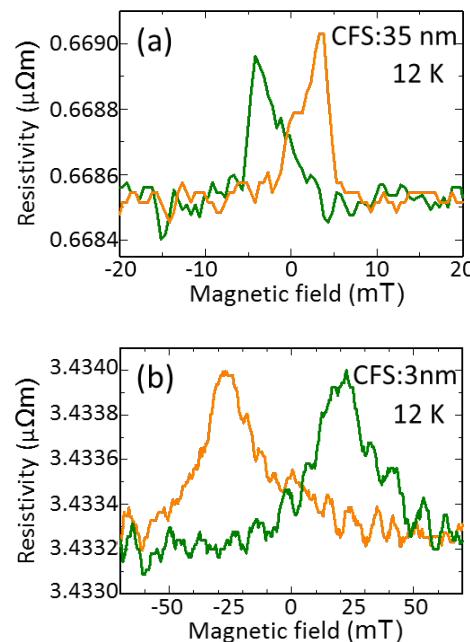


Fig. 1 AMR characteristics of CFS films with a thickness of (a) 35 nm and (b) 3 nm deposited on MgO(100) substrates.

エピタキシャル $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ ($x = 0, 1, 3, 4$) 薄膜の磁気物性の評価

伊藤啓太^{1,2,3}, 鹿原和樹², 高田郁弥¹, 東小蔵創真¹, 具志俊希¹, 都甲薰¹, 角田匡清², 末益崇¹
(¹筑波大数理物質, ²東北大工, ³日本学術振興会 PD)

Magnetic properties of epitaxially grown $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ ($x = 0, 1, 3$, and 4) films

K. Ito^{1,2,3}, K. Kabara², F. Takata¹, S. Higashikozono¹, T. Gushi¹, K. Toko¹, M. Tsunoda², and T. Suemasu¹

(¹Inst. of Appl. Phys., Univ. of Tsukuba, ²Dept. of Electronic Eng., Tohoku Univ., ³JSPS-PD)

はじめに

逆ペロブスカイト型遷移金属強磁性窒化物は、高い負のスピントロニクス応用材料として注目されている¹⁾。類型材料の $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ は、粉末試料では Ni 添加量に伴って飽和磁化(M_S)ならびにキュリー温度(T_C)が低下し、 $x \geq 3$ では T_C が室温を下回ると報告されている²⁾。一方で、反応性スパッタ法で作製された Ni_3FeN では、室温で 6% の大きな正の異方性磁気抵抗(AMR)効果が報告されており³⁾、その物性が十分に明確化されていない。本研究では、分子線エピタキシー(MBE)法により $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ 薄膜をエピタキシャル成長し、磁化曲線と AMR 効果を評価することで、上記磁気物性を検証した。

実験方法

固体 Fe, Ni と高周波プラズマ N_2 の同時供給による MBE 法により、 SrTiO_3 (001)基板上に $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ ($x = 0, 1, 3, 4$) 薄膜(50 nm)をエピタキシャル成長し、磁化曲線を測定した。得られた M_S を第一原理計算から求めた値と比較した。 NiFe_3N および Ni_3FeN 薄膜については、[100]が長手方向の幅 0.2 mm のホールバー形状に加工し、測定温度(T)5~300 K の範囲で、外部磁場 30 kOe、直流電流 0.2 mA のもとで AMR 効果を測定した。

実験結果

Fig. 1 に、第一原理計算、室温および 2 K における磁化曲線から求めた $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ ($x = 0, 1, 3, 4$) 薄膜の M_S を示す。第一原理計算では $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ は強磁性を示し、Ni 比が増えるに従い M_S は単調に減少し、実験でも同様の傾向が得られた。しかし、室温において Ni_3FeN の磁化は消失し、 Ni_4N に関しては 2 K でも常磁性を示した。 $M-T$ 測定から Ni_3FeN の T_C は 266 K と見積もられ、Ref. 2 の結果を支持するものとなった。Fig. 2 に NiFe_3N および Ni_3FeN の AMR 比の T 依存性を示す。 Ni_3FeN の室温における AMR 比はほぼ 0 であり、Ref. 3 の結果とは異なった。また、双方の試料で低温領域にて負の AMR 効果が観測された。Kokado らの理論によれば、負の AMR 効果は $s_{\uparrow} \rightarrow d_{\uparrow}$ または $s_{\downarrow} \rightarrow d_{\downarrow}$ の s-d 散乱で説明される⁴⁾。第一原理計算の結果、 NiFe_3N および Ni_3FeN のフェルミ準位における状態密度は 3d 少数スピノンが支配的であるため、これらの負の AMR 効果は $s_{\downarrow} \rightarrow d_{\downarrow}$ の散乱機構に起因する。したがって、 NiFe_3N と Ni_3FeN についても、 Fe_4N と同様に少数スピノン伝導が優勢といえる。

謝辞 本研究は JSPS 科研費(Nos. 26249037 and 14J01804)、東北大通研プロ(H26/A04)の支援を受けた。磁化測定は、筑波大学 喜多・柳原・Sharmin 研究室および研究基盤総合センター低温部門のご協力で行った。

参考文献 1) 角田ら, まぐね **11**, 125 (2016). 2) X. G. Diao *et al.*, J. Appl. Phys. **85**, 4485 (1999). 3) R. Loloee, J. Appl. Phys. **112**, 023902 (2012). 4) S. Kokado and M. Tsunoda, J. Phys. Soc. Jpn. **84**, 094710 (2015).

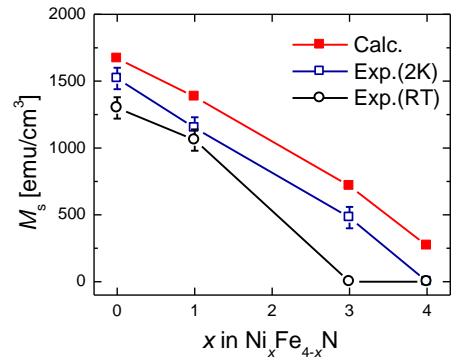


Fig. 1 M_S of $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ ($x = 0, 1, 3$, and 4).

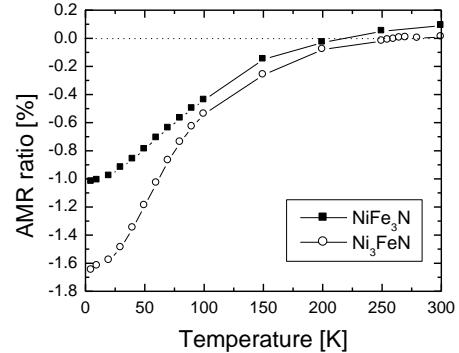


Fig. 2 T versus AMR ratio of $\text{Ni}_x\text{Fe}_{4-x}\text{N}$ ($x = 1$ and 3).

高密度 FePt ナノドットスタック構造における磁気伝導特性

河瀬平雅、牧原克典、加藤剛志、大田晃生、池田弥央、岩田聰、宮崎誠一
(名大院工)

Magnetotransport Properties of FePt Alloy-NDs Stacked Structures

Taiga Kawase, Katsunori Makihara, Takeshi Kato, Akio Ohta, Mitsuhsia Ikeda, Satoshi Iwata,
and Seiichi Miyazaki
(Nagoya Univ.)

序論

熱酸化 SiO_2 薄膜上の極薄 Fe/Pt 積層構造をリモート H_2 プラズマ($\text{H}_2\text{-RP}$)処理(外部非加熱)することで、 $\text{L}1_0$ 規則合金 FePt ナノドットを高密度(面密度: $\sim 10^{11}\text{cm}^{-2}$)一括形成でき[1]、異なるサイズの規則合金 FePt ナノドットを二重積層した構造において、ナノドットの保磁力差を反映した電子輸送変化(外部磁場依存性)が室温で認められることを非磁性 AFM 探針を用いた局所電気伝導測定より明らかにした[2]。本研究では、FePt ナノドット二重積層構造を有するダイオード構造を作成し、外部磁場が電子輸送特性に及ぼす影響を評価した。

実験方法

p-Si(100)基板を 1000°C 、 $2\%\text{O}_2$ 中で酸化して形成した熱酸化膜(膜厚 $\sim 2.0\text{nm}$)上に、膜厚 $\sim 1.4\text{nm}$ の Fe 薄膜、膜厚 $\sim 1.7\text{nm}$ の Pt 薄膜を EB 蒸着により連続堆積した。その後、 60MHz 高周波電力の誘導結合により励起・生成した高密度水素プラズマを用いて Pt/Fe 積層膜表面に外部非加熱でリモートプラズマ処理を施すことで、平均高さ $\sim 5.1\text{nm}$ の規則合金 FePt ナノドットを面密度 $4.5 \times 10^{11}\text{cm}^{-2}$ で一括形成した。その後、EB 蒸着により膜厚 $\sim 2.0\text{nm}$ の SiO_x 薄膜を堆積し、引き続き、 $\text{Pt}(\sim 2.8\text{nm})/\text{Fe}(\sim 2.3\text{nm})$ ナノドット(面密度 $2.5 \times 10^{11}\text{cm}^{-2}$)を形成した。最後に、試料上部に Al 電極(直径 $500\mu\text{m}$)を真空蒸着により形成した(Fig. 1)。また、室温の M-H カーブ測定から、形成した上部および下部 FePt ナノドットの膜法線方向の保磁力は、それぞれ $\sim 2.5\text{kOe}$ および $\sim 0.5\text{kOe}$ であることは別途確認している。作成した試料の I-V 特性は、試料直下に表面磁束密度 $0.5\sim 4.5\text{kOe}$ の磁石を配置することで着磁を行った後、ゼロ磁場、室温において測定した。

結果および考察

4.5kOe 着磁後、Al 電極に負バイアスを印加して測定した FePt ナノドット二重積層構造の電流-電圧特性は、印加電圧の増大に伴い電流レベルの大幅な増大を示す。その後、初期印加磁場と逆向きの磁場 0.35kOe を印加した場合、僅かに電流レベルが低減しただけであったが、 0.62kOe 印加では大幅な電流レベルの低下が認められた。さらに、印加磁場強度を 1.5kOe に増大させ場合では、再び初期の 4.5kOe 着磁直後における電流レベルに戻ることが分かった。さらに、 4.5kOe 着磁後、逆方向・同方向に繰り返し 0.6kOe 印加した場合の、 0.6V における電流レベルをまとめた結果、明瞭な抵抗変化(抵抗比: 1 衍)が認められた。これらの結果は、I-V 特性が上下のドットにおける磁化の相対的方向(平行および反平行)により大きく変化し、保磁力の小さなドットの磁化状態を制御することで抵抗値の制御が可能であることを示している。

結論

保磁力の異なる規則合金 FePt ナノドット二重積層構造において、ドットの磁気状態が電気伝導特性に及ぼす影響を評価した結果、ナノドットの相対的な磁化方向の変化に起因する抵抗変化が室温で認められた。

参考文献

- 1) R. Fukuoka et al., Trans. Mat. Res. Soc. Jpn., 40 (2015) 347.
- 2) K. Makihara et al., Ext. Abst. SSDM2015, G-3-6.

謝辞

本研究の一部は、科研費若手研究(A)の支援を受けて行われた。

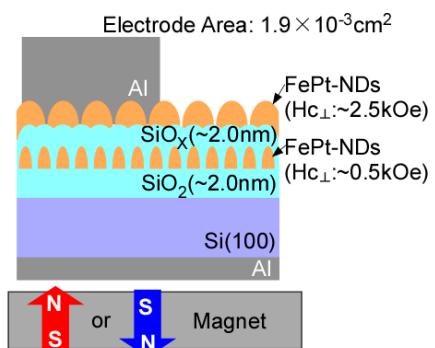


Fig. 1 Schematic illustration of a diode with a doubly-stacked FePt-NDs

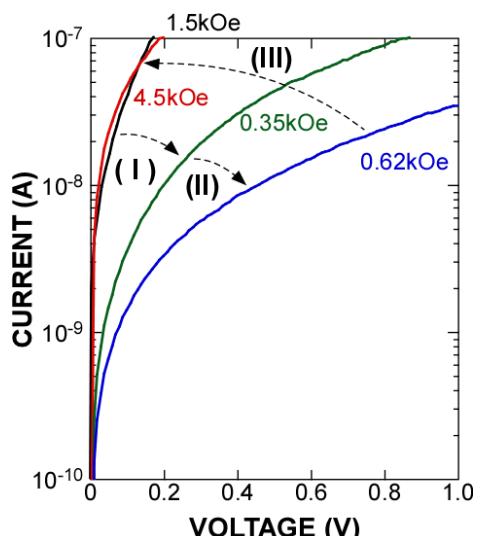


Fig. 2 Room temperature I-V characteristics of the doubly-stacked FePt-NDs structure shown in Fig. 1 just after magnetizing with magnetic field application ($0.35\sim 1.5\text{kOe}$) opposite to the initial magnetization (4.5kOe) direction.

Mag-flip spin torque oscillator using highly spin polarized Heusler alloy as spin injection layer for microwave assisted magnetic recording

S. Bosu, H. Sepehri-Amin, Y. Sakuraba, S. Kasai, M. Hayashi, and K. Hono

National Institute for Materials Science, 1-2-1 Sengen, Tsukuba, Japan 305-0047

A major challenge of microwave assisted magnetic recording (MAMR) is the development of a mag-flip spin torque oscillator (STO) [1] with a cross section area of $\sim 40 \times 40 \text{ nm}^2$ or less consisting of an in-plane magnetized field generating layer (FGL) and a perpendicularly magnetized spin-injection layer (SIL) that is able to generate a large ac field $\mu_0 H_{\text{ac}} > 0.1 \text{ T}$ from FGL with a frequency f over 20 GHz at small critical bias current density $J_C < 1.0 \times 10^8 \text{ A/cm}^2$ [2]. Solid understanding of the underlying mechanism of the large angle(ϕ) out-of-plane precession (OPP) is equally essential. Recently, we demonstrated a mag-flip STO using highly spin polarized Heusler alloy $\text{Co}_2\text{FeGa}_{0.5}\text{Ge}_{0.5}$ (CFGG) as a spin injection layer (SIL) [3] for the reduction of J_C . We reported, the usage of FePt/CFGG SIL reduces J_C by $\sim 50\%$ compared to that using a FePt/Fe₂Co SIL. In the present study, to generate a stable OPP mode as well as to achieve a high $\mu_0 H_{\text{ac}} \propto \mu_0 M_s l \sin \phi$ (l is the thickness of FGL), we employed Fe₂Co with $\mu_0 M_s \sim 2.3 \text{ T}$ as FGL in combination with a highly spin polarized CFGG ($l=3 \text{ nm}$) SIL perpendicularly magnetized with FePt (10 nm). We prepared cylindrical shape STO devices with diameter, $D \sim 29 and 42 nm to investigate STO properties. Fig. 1(a) shows the schematic diagram of the experimental CPP nano-pillar STO devices. The SEM images for $D \sim 42 and 29 nm STO devices are presented in Fig. 1(b). When FGL is oscillating in uniform OPP mode, rf spectrum can not be detected for external magnetic field $\mu_0 H_{\text{ext}}$ applied perpendicular to film plane, i.e., $\theta_H = 0^\circ$ since the relative angle between the FGL and SIL is constant during oscillation. Therefore, to obtain a finite $\Delta R(t)$, i.e., to detect the f spectrum, it is necessary to tilt slightly the θ_H of $\mu_0 H_{\text{ext}}$ from the film normal. Figures 1(c) and (e) show the $\Delta R - \mu_0 H_{\text{ext}}$ curves with $\mu_0 H_{\text{ext}}$ applied at a slight tilting $\theta_H \sim 4 to 5° for $D \sim 42 \text{ nm}$ and 29 nm , respectively. Large ΔR rise at high $\mu_0 H_{\text{ext}}$ is comparable to that at $\mu_0 H_{\text{ext}} \sim 0$, which corresponds to large angle oscillations that appears at $I_{\text{dc}} = -6 \text{ mA}$ ($|J| \sim 4.3 \times 10^8 \text{ A/cm}^2$) and -3.5 mA ($|J| \sim 5.3 \times 10^8 \text{ A/cm}^2$) for $D \sim 42 \text{ nm}$ and 29 nm , respectively. Corresponding power spectra with maximum $f \sim 21 and 25.5 GHz around $\mu_0 H_{\text{ext}} \sim 1.1 \text{ T}$ for $D \sim 42$ and 29 nm , respectively, in Figs. 1(d) and (f) are in the OPP mode. Our micromagnetic simulation results also imply that large ac magnetic field $\mu_0 H_{\text{ac}} \sim 0.2 \text{ T}$ can be generated (not shown) from the STOs with a pillar size of $D \sim 30 to 40 nm using Fe₂Co (7 nm) FGL with high $\mu_0 M_s \sim 2.3 \text{ T}$.$$$$$

References: [1] Zhu J. et al., IEEE Trans. Magn. 44, 125 (2008), [2] Takeo A. et al., Intermag Conference 2014 (AD-02), [3] Bosu S. et al., Appl. Phys. Lett. **108**, 072403 (2016)

Fe-Pt-Pd 合金薄膜における垂直磁気異方性の電界制御

菊島悟*、関剛斎**、内田健一***、齊藤英治****、*****、高梨弘毅**

(*東北大金研、**東北大 CSRN、***JST さきがけ、****JST ERATO、*****東北大原子分子材料科学高等研究機構、*****日本原子力開発機構)

Electric field control of perpendicular magnetic anisotropy in Fe-Pt-Pd alloy films

S. Kikushima*, T. Seki**, K. Uchida***, E. Saitoh****, K. Takanashi*, **

(*IMR, Tohoku Univ., **CNSR, Tohoku Univ., ***JST-PRESTO, ****JST-ERATO, *****WPI-AIMR, Tohoku Univ., *****JAEA)

はじめに

不揮発性メモリの一つである MRAM は、高密度記憶、高速かつ低消費電力動作、高書き換え耐性、高信頼性を担保できるメモリとして注目を集めている。MRAM 開発では、小さな外部エネルギーで磁化方向を反転させる方法の確立が急務となっており、電界を用いた磁化制御が省エネルギー磁化反転技術の有力候補として期待されている。これまでに我々のグループでは、異常ホール効果を用い、垂直磁気異方性を有する $L1_0$ -FePt 薄膜の保磁力に対する電界の効果を検討してきた[1,2]。しかしながら、保磁力の変化量は小さく、磁気異方性エネルギー変化の定量評価や機構の解明には至っていない。そこで、電界効果のメカニズムの解明と電界効果の増強を得る事を目標とし、Fe-Pt-Pd 三元系合金の電界効果を測定し、電界による磁気異方性エネルギー変化を系統的に調べた。

実験方法・結果

Fig. 1 に、作製した薄膜試料の膜構造を示す。Fe-Pt-Pd 薄膜の成膜には超高真空スパッタリングを用いた。基板には MgO(100) を用い、シード層には Fe 又は Cr を、バッファー層には Pd を用いた。極力一効果測定と、SQUID 素子を用いて薄膜試料の磁気特性を測定した。電界効果を評価するため、フォトリソグラフィーと Ar イオンエッチングを用いて微細加工を行った。微細加工した素子に電界を印加しながら磁気光学カーブ線を測定し、単位面積当たりの垂直磁気異方性エネルギー変化を算出した。

400°Cで成膜した FePt は、極力一効果測定において垂直磁気異方性を有している事が示唆された。FePt 薄膜では、

FePt/MgO 界面に電子が増える方向に電圧を増加させると、垂直磁気異方性が減少した。電界(E)と磁気異方性エネルギー変化($\Delta\epsilon_{perp}t$)の間には Fig. 2 に示すように線形の関係が得られ、磁気異方性エネルギーの電界による変化量($\Delta\epsilon_{perp}t/\Delta E$)が 129(fJ/Vm)と見積もられた。Pt を Pd で置換すると磁気異方性エネルギー変化が減少することがわかり、 $Fe_{50}Pt_{37.5}Pd_{12.5}$ の組成においては $\Delta\epsilon_{perp}t/\Delta E$ が 21(fJ/Vm) であった。

本研究の一部は、革新的研究開発推進プログラム (ImPACT) の支援を受けて遂行された。

参考文献

- 1) T. Seki et al., Appl. Phys. Lett. 98, 212505 (2011).
- 2) Y. Kikuchi et al., J. Phys. D: Appl. Phys. 46, 285002 (2013).

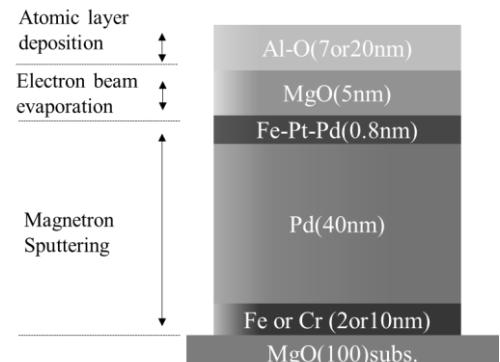


Fig. 1 Stacking structure of Fe-Pt-Pd thin film.

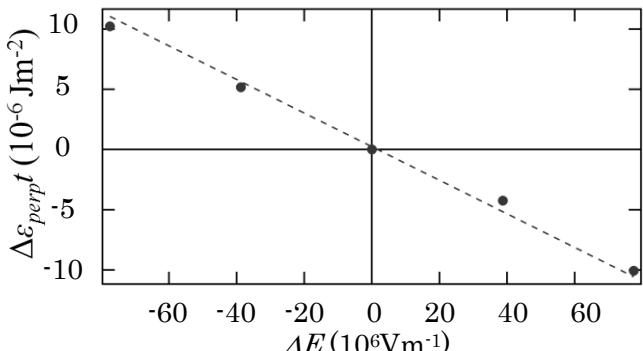


Fig. 2 Magnetic anisotropy energy change as a function of the applied electric field for the FePt thin film.

CoFeB-MgO の磁気特性の隣接層材料依存性

渡部杏太¹、深見俊輔^{1,4}、佐藤英夫^{2,4}、松倉文礼^{1,2,4,5}、大野英男¹⁻⁵

¹ 東北大学電気通信研究所附属ナノ・スピニ実験施設

² 東北大学省エネルギー・スピントロニクス集積化システムセンター

³ 東北大学国際集積エレクトロニクス研究開発センター

⁴ 東北大学スピントロニクス学術連携研究教育センター

⁵ 東北大学原子分子材料科学高等研究機構

Adjacent-Layer Material Dependence of Magnetic Properties of CoFeB-MgO system

K. Watanabe¹, S. Fukami^{1,4}, H. Sato^{2,4}, F. Matsukura^{1,2,4,5}, and H. Ohno¹⁻⁵

¹Laboratory for Nanoelectronics and Spintronics,

Research Institute of Electrical Communication, Tohoku University

²Center for Spintronics Integrated Systems, Tohoku University

³Center for innovative Integrated Electronic Systems, Tohoku University

⁴Center for Spintronics Research Network, Tohoku University

⁵WPI-Advanced Institute for Materials Research, Tohoku University

はじめに

磁気トンネル接合(MTJ)に用いられる CoFeB-MgO の磁気特性は、CoFeB の隣接層材料、CoFeB や隣接層の膜厚、及び熱処理条件に依存して変化することが知られている^{1,2)}。MTJ を集積回路に用いる際には、半導体後工程で用いられる熱処理温度(350°C 以上)まで磁気特性が維持されなければならない。最近、結晶性の Mo を隣接層に用いると、これまで主に用いられていたアモルファス性の Ta を用いた場合と比べて高い熱処理耐性が得られ、425°C での熱処理後も優れた特性が維持されることが報告された¹⁾。しかしこれが Mo の材料的な特性とその結晶構造のどちらに起因するのかは明らかにはされていない。本研究では、CoFeB-MgO における CoFeB の隣接層に結晶性の異なる Ta、Mo、及び W を用い、磁気特性とその熱処理耐性の材料、及びその結晶性に対する依存性を評価した。

実験方法

マグнетロンスパッタリングにより熱酸化 Si 基板上に基板/ Ta, Mo or W/ CoFeB(t_{CoFeB})/ MgO(1.4)/ Ta(1) (in nm) なる積層膜を成膜し、真空中で 300 - 400°C で熱処理を施した。X 線回折測定から CoFeB の隣接層の結晶構造を評価し、磁化曲線の測定から磁気的なデッドレイヤー t_d と界面磁気異方性を評価した。

実験結果

異なるスパッタ条件で Ta, Mo, W を成膜した試料の結晶構造を評価したところ、Mo、W については成膜時の投入パワーが低く（高く）、また成膜 Ar 圧力が高い（低い）とアモルファスまたは β (α) 構造が優先的に形成され、Ta は成膜条件に依らずアモルファス構造が形成されることがわかった。次に単位面積あたりの磁気モーメントの t_{CoFeB} 依存性から t_d を評価した結果、アモルファス Mo、 β -W、アモルファス Ta を隣接層とした試料では、400°C の熱処理によって CoFeB の t_d は大きく増加する一方、 α -Mo、 α -W を用いた場合には熱処理の有無によらず $t_d \sim 0$ となった。一方、界面磁気異方性は Mo、W のいずれも結晶性によらないふるまいを示した。これらの結果は、CoFeB-MgO の磁気特性は隣接層の材料に加えてその結晶構造にも依存し、特に最安定の結晶構造を有しているときにデッドレイヤーの形成を抑制できることを意味している。

謝辞

本研究の一部は、文部科学省「未来社会実現のための ICT 基盤技術の研究開発」、及び内閣府「革新的研究開発推進プログラム」の援助の下で行われた。また本研究の一部は東北大学電気通信研究所研究技術基盤センターで行われた。

参考文献 [1] T. Liu *et al.*, Sci. Rep. **4**, 5895 (2014). [2] K. Watanabe *et al.*, Jpn. J. Appl. Phys. **54**, 04DM04 (2015).

Co₂FeSi/Mn₃Ge 二層構造による垂直磁化膜の作製と評価

松下 直輝, 薮下 大嗣, 長沼 志昌, 高村 陽太, 園部 義明*, 中川 茂樹
(*サムスン日本研究所, 東京工業大学)

Preparation and evaluation of Co₂FeSi/Mn₃Ge bilayered films with perpendicular magnetic anisotropy

N. Matsushita, T. Yabushita, Y. Naganuma, Y. Takamura, Yoshiaki Sonobe*, and S. Nakagawa

(*Samsung R&D Institute Japan, Tokyo Institute of Technology)

はじめに

磁気抵抗メモリ(MRAM)を構成する磁気トンネル接合(MTJ)の強磁性層への要求として書き換え電流の低減, 熱安定性の確保, 高いTMR比があり, これらを満たすには垂直磁化, 大きな磁気異方性エネルギー, 高いスピニ分極率が必要になる。Co₂FeSi(CFS)はL2₁規則構造においてスピニ分極率が100%のハーフメタル強磁性体と予測される。本研究ではCFSを垂直磁化するために, 高い結晶磁気異方性エネルギーにより垂直磁化膜となるMn₃Ge膜¹⁾と交換結合させた二層構造による垂直磁化MTJ電極材料の実現をめざした。

実験方法

対向ターゲット式スパッタ法を用いてMgO(001)基板上にCrバッファ層を室温で成膜し, 400°Cでin-situアニールを行ったのち, CFS/Mn₃Geの順で二層構造膜を作製した。CFSおよびMn₃Geの作製温度は400°Cとした。結晶性の評価はX線回折により行い, 磁化特性の評価にはSQUIDを用いた。

実験結果

Fig.1にCFS(100nm)/Mn₃Ge(100nm)構造のXRD回折パターンを示す。Mn₃Ge(002), (004)回折ピーク及びCFS(002), (004)回折ピークを確認できるため, Mn₃GeとCFSはともに(001)配向していることが分かる。Fig.2にCFS(*t* nm)/Mn₃Ge(100nm)構造の試料の磁化特性を示す。CFSの膜厚1から3 nmにおいてはCFSとMn₃Geの層間交換結合による一体化した磁化挙動を示し, 高い垂直磁気異方性を示すことが確認できた。CFSがさらに厚い5 nmになると磁化の一体化が保てなくなり, 磁化特性にステップが現れる特性を示す。これらの結果はCFS層がある程度薄ければ, Mn₃Geの高い垂直磁気異方性エネルギーとCFSの高いスピニ分極率を併せ持つ強磁性層を実現できる可能性を示している。

謝辞

SQUID測定において便宜を図っていただいた日本大学の塚本新教授に感謝します。

参考文献

- 1) S. Mizukami et al., Applied Physics Express **6**, 123002 (2013).

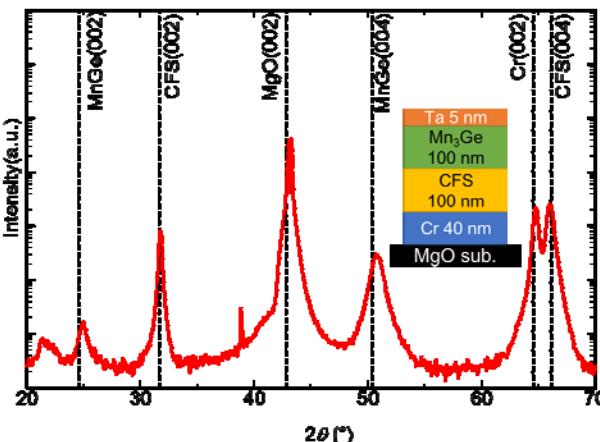


Fig.1 XRD pattern of CFS(100 nm)/Mn₃Ge(100 nm) film.

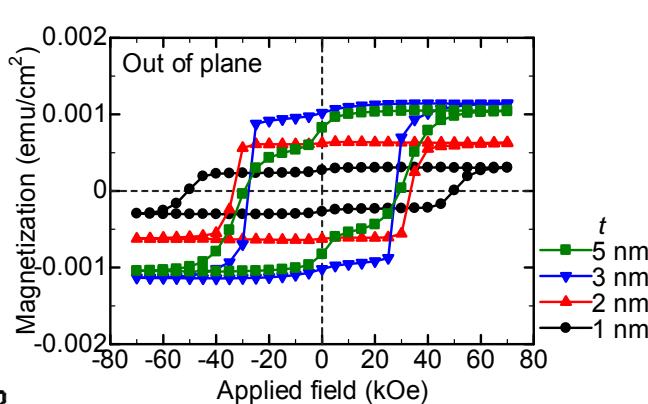


Fig.2 M-H loops of CFS(*t* nm)/Mn₃Ge(100 nm) structure

キュリー温度変調 TbFe/GdFeCo 交換結合構造による反転磁界制御

塚本新¹, 園部義明², 吉川大貴³

(¹日本大学理工学部, ²サムスン日本研究所, ³日本大学大学院理工学研究科)

Curie temperature controlled TbFe/GdFeCo hybrid structure for low field magnetization switching

A. Tsukamoto¹, Y. Sonobe², H. Yoshikawa³

(¹ College of Science and Technology Nihon Univ., ² Samsung R&D Institute Japan, ³ Graduate School of Science and Technology, Nihon Univ.,)

はじめに 低エネルギー磁化スイッチング可能な磁気記録媒体やMRAM素子実現に向け、熱磁気特性の異なる二層からなる交換結合磁性層構造による高効率熱的反転磁界低減につき検討を行った。室温(アーカイブ温度)において高保磁力を有し、高い反転磁界の温度依存性を発現するとともに、記録温度において熱的に安定した低磁場磁化反転特性を得る事を目的とした。本検討では、低Curie温度および高磁気異方性(高保磁力)を有する磁性薄膜(A)と高Curie温度および低磁気異方性(低保磁力)を有する磁性薄膜(B)が交換結合した、キュリー温度変調複合磁性構造(Curie temperature (T_c) controlled hybrid structure: TcC)により、急峻な熱的反転磁界制御を可能とする磁性薄膜を形成した。

作製試料 同系統の材料を用いた磁性薄膜にて上記反転磁界低減を実現する磁性薄膜を形成するために、低Curie温度で高磁気異方性な磁性薄膜には(A) Tb₂₀Fe₈₀ (10nm)を、高Curie温度で低磁気異方性な磁性薄膜には(B) Gd₂₂Fe_{68.2}Co_{9.8} (10nm)とし、3元同時マグネットロンスパッタにより製膜した。それぞれ室温(300 K)から400Kの保磁力の温度依存特性はFig. 1の様になる。各磁性層単層での特性は、(A) SiN (60 nm) / Tb₂₀Fe₈₀ (10 nm) / SiN (5nm) / glass sub. は室温にて保磁力Hc~2.5kOe、Curie温度 T_c を約377 K(外挿値)に有し、(B) SiN (60 nm) / Gd₂₂Fe_{68.2}Co_{9.8} (10 nm) / SiN (5nm) / glass sub. は上記温度範囲において、Hcが24~64Oe程度と低Hcかつ小さな温度変化にとどまる。そこで、上記二種の薄膜からなる交換結合二層膜(A+B) SiN (60 nm) / Tb₂₀Fe₈₀ (10 nm) / Gd₂₂Fe_{68.2}Co_{9.8} (10 nm) / SiN (5nm) / glass sub.を作製、その保磁力の温度特性を評価した。

実験結果 作製した試料(A+B)は、300~400Kの測定温度域において、いずれも角型比の良い垂直磁気ヒステリシス特性を示した。図1に示すように保磁力の温度依存性において室温(300 K)付近において急峻に保磁力の減少(300K~350Kにおいて1kOe/50K)を示すとともに、その温度勾配は370K付近で緩やかとなり、400 Kでは、室温の5%程度となつた。実際に、400Kまで加熱した後、一時的に100 Oeの反転磁界を印加後、無磁場で室温へ冷却する事で、完全磁化反転状態が誘起可能である事を確認した。以上より、TcC磁性薄膜が、アーカイブ温度において高保磁力を発現するとともに、比較的低い記録温度において熱的に安定した低磁場磁化反転特性を形成可能である事を示した。このようなTcC構造は低消費電力の磁気記録やMRAM等への応用が期待される。

謝辞 本研究の一部は、文部科学省私立大学戦略的研究基盤形成支援事業(S1311020)の助成により行った。

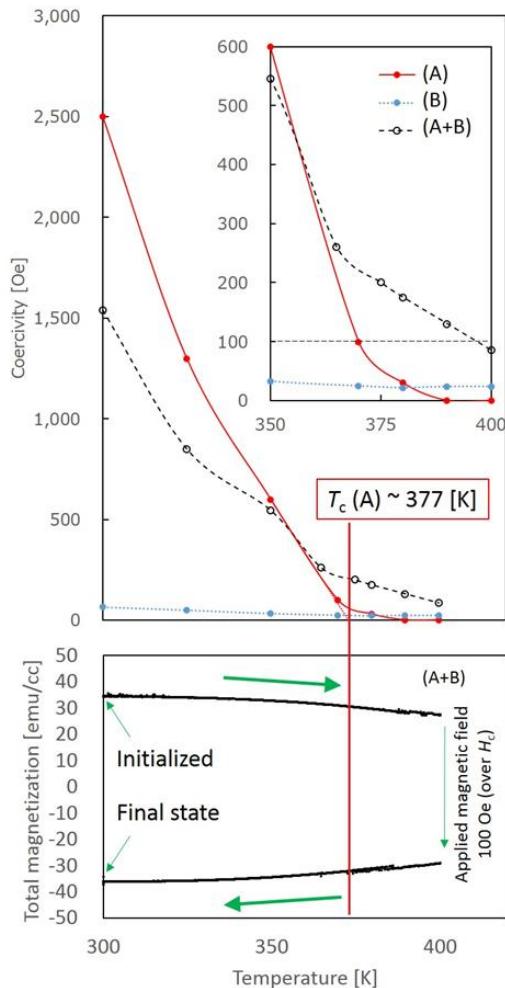


Fig. 1 Temperature dependence of Coercivity and magnetization in (A) SiN (60 nm) / Tb₂₀Fe₈₀ (10 nm) / SiN (5nm) / glass sub., (B) SiN (60 nm) / Gd₂₂Fe_{68.2}Co_{9.8} (10 nm) / SiN (5nm) / glass sub., (A+B) SiN (60 nm) / Tb₂₀Fe₈₀ (10 nm) / Gd₂₂Fe_{68.2}Co_{9.8} (10 nm) / SiN (5nm) / glass sub.

垂直磁化 GdFeCo 膜のスピノホール効果による磁化反転

松村智矢, 大島大輝, 加藤剛志, 岩田聰
(名古屋大学)

Spin Hall switching of perpendicular magnetized GdFeCo films
T. Matsumura, D. Oshima, T. Kato, S. Iwata
(Nagoya Univ)

はじめに

Gbit を超える MRAM 開発およびその低消費電力化において、磁性薄膜の高効率な磁化反転手法の開発が求められている。スピノホール効果による純スピノ流を利用した磁化反転は、現在開発中のスピントランジスタートルク磁化反転に比べて低消費電力化の可能性があり、また書き込みマージンの確保が容易であるなどの利点があると指摘されている¹⁾。本研究では、希土類-遷移金属(RE-TM)合金である GdFeCo 膜について TM-rich および RE-rich 組成の垂直磁化膜でスピノホール効果による磁化反転を確認し、磁化反転電流の印可磁界依存性、スピノホール角の大きさを調べたので報告する。

実験方法

超高真空マグネットロニスパッタ装置により、熱酸化膜付き Si 基板上に substrate / Ta (10 nm) / Gd_x(Fe₉₀Co₁₀)_{100-x} (5 nm) / SiN (5 nm) を成膜した。素子の加工には、電子ビームリソグラフィと Ar⁺イオンエッティングを用い、幅 3 μm のホールクロス構造を作製した。スピノホール効果による磁化反転は電流端子にパルス幅 0.1 sec のパルス電流 I_{pulse} を通電後、読み出し電流 $I_{\text{read}} = 80 \mu\text{A}$ で Hall 電圧を測定することにより確認した。また、測定時には印可電流と平行に磁界 H_{ext} を加えた。

実験結果

Fig. 1 は、Gd₂₁(FeCo)₇₉ 膜 (TM-rich) において所定のパルス電流 I_{pulse} を流した後にホール電圧 V_H を測定した結果を示している。なお、 I_{pulse} と平行に $H_{\text{ext}} = 100$ Oe を印加している。 $I_{\text{pulse}} = \pm 2.5$ mA 付近でスピノホール効果による磁化反転を反映したホール電圧の急峻な変化が観測されている。正、負の I_{pulse} から見積もった平均の反転電流密度 J_{sw} は、 6×10^6 A/cm² 程度となった。TM-rich と RE-rich では Hall 電圧の符号は反転するが、スピノホール磁化反転はどちらの組成においても I_{pulse} , H_{ext} がともに正方向の時、正味の磁化が膜面上向きから下向きに反転することが分かった。また、スピノホール効果による磁化反転の J_{sw} の H_{ext} 依存性は GdFeCo 膜の磁化が大きく、異方性磁界が小さいものの方が大きいという結果を得た。Fig 2 は Gd₂₁(FeCo)₇₉ 膜に $I_{\text{DC}} = \pm 2.0$ mA を流しながら、 I_{DC} と平行な磁界 H_{in} を増加させたときのホール抵抗 R_H の変化を表している。スピノホール効果により $I_{\text{DC}} = -2$ mA より、+2mA の方が磁化が面内を向きやすくなっている。 R_H の面内磁界 H_{in} 依存性から見積もったスピノホール角¹⁾はおよそ 0.1 度であり、TM-rich, RE-rich とも同程度であることが分かった。

参考文献

- 1) L. Liu *et al.*, Science, **336**, 555 (2012).

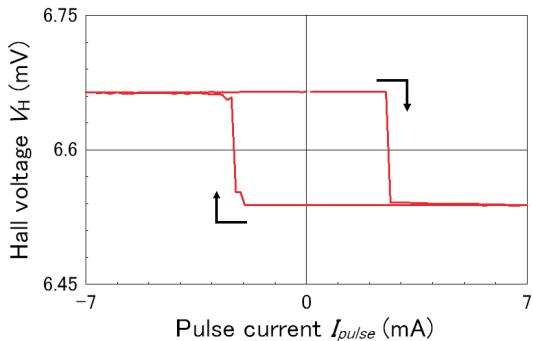


Fig. 1 Anomalous Hall voltage of Gd₂₁(Fe₉₀Co₁₀)₇₉ after the application of in-plane pulse current I_{pulse} , under an external field of $H_{\text{ext}} = 100$ Oe.

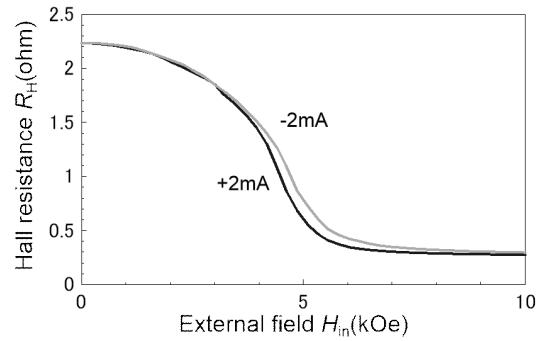


Fig. 2 In-plane field H_{in} dependence of Hall resistance R_H of Gd₂₁(Fe₉₀Co₁₀)₇₉ measured applying a DC current of $I_{\text{DC}} = \pm 2.0$ mA.

Co₂FeSi/MgO 積層界面への酸素曝露による磁気異方性への影響

篠原 光貴, 鈴木 隆寛, 高村 陽太, 中川 茂樹

(東京工業大学 工学院 電気電子系)

Change of magnetic anisotropy of Co₂FeSi/MgO films induced by oxygen exposure at the interface

K. Shinohara, T. Suzuki, Y. Takamura, S. Nakagawa

(School of Engineering, Tokyo Institute of Technology)

1. はじめに

垂直磁気異方性(PMA)を有する垂直磁化型磁気トンネル接合(p-MTJ)は、低電流で磁化反転が可能であることから、次世代のMRAM用基本メモリ素子として注目を集めている。近年ではPMAを有するCoFeB/MgO/CoFeB構造においてトンネル磁気抵抗効果(TMR)が観測され、p-MTJの実現に成功している^{[1], [2]}。しかし、従来のp-MTJはTMR比が小さい。高いTMR比を実現するためにはスピン分極率が100%のハーフメタル強磁性体(HMF)が有望であるが、両電極にHMFを用いたp-MTJは未だ実現されていない。本研究ではHMFとして期待されるフルホイスクーラー合金Co₂FeSi(CFS)を用いて垂直磁化膜の作製に取り組んでいる^[3]。これまでに報告したCFS/MgO構造における垂直磁化膜ではCFSの成膜温度は室温であったが、今回CFSを400°Cで成膜後、酸素曝露を行うことでL2₁構造の実現と垂直磁気異方性の向上に成功したため報告する。

2. 実験方法

試料は、対向ターゲット式スパッタ法を用いてMgO(100)単結晶基板上に作製した。試料の構造はMgO基板/Cr(40 nm)/Pd(40 nm)/CFS(t_{CFS} nm)/MgO(t_{MgO} nm)/Ta(10 nm)で、MgOはRFスパッタで、それ以外の膜はすべてDCスパッタで成膜した。成膜温度はCFS層を400°C、それ以外の膜を室温とした。酸素曝露はCFSを成膜後室温で2.0 Pa、10 min行った。

3. 実験結果

Fig.1に作製した試料の磁化特性を示す。CFS(0.7 nm)/MgO(1.5 nm)構造ではOut-of-planeのM-H曲線において、5 kOe以上の大きな飽和磁界が確認されたが、CFS(0.7 nm)/MgO(1.5 nm)の界面で酸素曝露を行うことにより、Fig.1(b)のように飽和磁界が減少した。これは酸素曝露により垂直磁気異方性が強まることを示唆している。Fig.1のIn-planeとOut-of-planeのそれぞれのM-H曲線で囲まれた領域の面積により垂直磁気異方性エネルギー K_u を見積もると、酸素曝露により K_u の値は -2.7×10^6 から -5.9×10^5 erg/cm³に増加することが分かった。また、Fig.1(a), (b)で飽和磁化がほぼ同じであることから、酸素曝露に伴うCFSの膜質の劣化がないことも確認できた。

謝辞

本研究はSTARC(半導体理工学研究センター)のISプログラムの助成を受けて実施されました。謝意を表します。

参考文献

- [1] S. Ikeda *et al.*, *Nat. Mater.* **9**, 721 (2010).
- [2] H. Sato *et al.*, *IEEE Magn. Lett.*, vol. **3** (2012)
- [3] Y. Takamura *et al.*, *J. Appl. Phys. Lett.*, vol. **115**,

17C732 (2014)

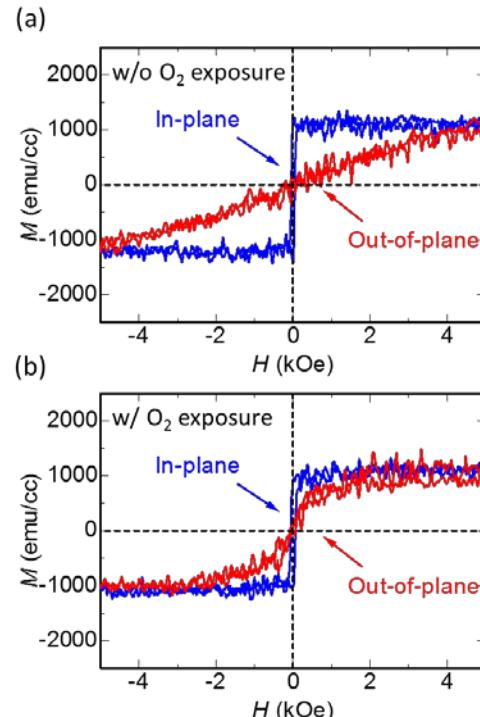


Fig.1 : M-H loops of CFS(0.7 nm)/MgO(1.5 nm) structure formed (a) w/o O₂ exposure, (b) w/ O₂ exposure