

## 垂直磁化 Ta/CoFeB/MgO フリー層を用いた

### 3 端子磁壁移動型 MRAM の動作原理

谷川博信、鈴木哲広、末光克巳、大嶋則和、北村卓也、大河内拓雄\*、小嗣真人\*、木下豊彦\*、  
 小山知弘\*\*、千葉大地\*\*、吉村瑤子\*\*\*、上田浩平\*\*\*、小野輝男\*\*\*、苅屋田英嗣  
 (ルネサスセミコンダクタマニュファクチャリング、\*JASRI、\*\*東京大、\*\*\*京都大)

Operating principle of a three-terminal domain wall device  
 with perpendicularly magnetized Ta/CoFeB/MgO free layer

H. Tanigawa, T. Suzuki, K. Suemitsu, N. Ohshima, T. Kitamura, T. Ohkochi\*, M. Kotsugi\*, T. Kinoshita\*,  
 T. Koyama\*\*, D. Chiba\*\*, Y. Yoshimura\*\*\*, K. Ueda\*\*\*, T. Ono\*\*\*, E. Kariyada  
 (RSMC, \*JASRI, \*\*Tokyo Univ., \*\*\*Kyoto Univ.)

#### はじめに

電流誘起磁化反転現象は、Magnetic random access memory (MRAM)に代表される磁気デバイスの記録書き込み技術として幅広く研究開発が行われている。記録書き込み時と読み出し時の電流経路が異なる3端子構造は、記録読み出し時の誤書き込みが無いという利点がある。本講演では、フリー層に垂直磁気異方性を有する Ta/CoFeB/MgO 積層膜を用いた3端子磁壁移動型 MRAM を試作・評価し、フリー層の磁化反転機構について調べた結果を述べる。

#### 3 端子磁壁移動型 MRAM

Fig. 1 に試作した磁壁移動型 MRAM の概念図と測定配置を示す。磁化の向きが固定されている2つのハード層がフリー層の直下に設置されている。2つのハード層は磁化の向きが互いに反平行な状態であり、ハード層からの漏洩磁場によってフリー層の磁化方向を制御することで、フリー層に単一の磁壁を導入することができる。記録書き込み時には2つのハード層間にパルス電流を印加し、読み出し時にはハード層と MTJ 層の間に電流を印加して MTJ 抵抗値を検出する。フリー層線幅 130 nm において、書き込み電流値 0.16 mA の低電流書き込み、および MR 比 80% の良好な読み出し特性を得ている<sup>1)</sup>。しかしながら、ハード層境界に導入された磁壁が電流駆動していると仮定すると、その方向は電流と同方向であることになる。上記の磁壁移動方向は、報告されている CoFeB フリー層の磁壁移動方向と逆である<sup>2)</sup>。フリー層の磁化反転機構を調べるため、フリー層のみの場合の磁壁電流駆動現象を電氣的検出および磁区観察、および3端子素子の電流-抵抗特性におけるハード層磁化方向依存性を調べた。その結果、電流印加による磁壁生成とその磁壁の駆動によってフリー層の磁化反転が完了していることが明らかとなった<sup>3)</sup>。

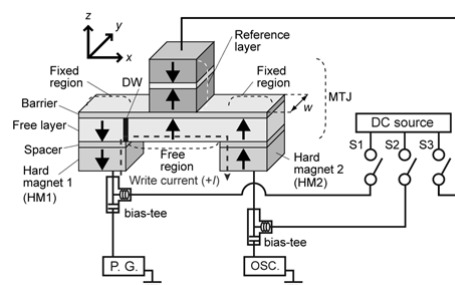


Fig. 1 Schematic illustration of the three-terminal DW device and experimental setup.

#### 参考文献

- 1) T. Suzuki *et al.*, Symp. VLSI Technology Dig. Tech. Pap., 2013, p. 138.
- 2) S. Fukami *et al.*, Appl. Phys. Lett. **98**, 082504 (2011).
- 3) H. Tanigawa *et al.*, Jpn. J. Appl. Phys. **53**, 063001 (2014).

# MTJを一括加工した磁壁移動型 MRAM の電流書き込み特性

末光克巳、鈴木哲広、谷川博信、北村卓也、苅屋田英嗣  
(ルネサスセミコンダクタマニュファクチャリング)

Writing properties of domain wall MRAM devices using one step etching process for MTJ films  
K. Suemitsu, T. Suzuki, H. Tanigawa, T. Kitamura, E. Kariyada  
(RSMC)

## はじめに

垂直磁化を用いた磁壁移動型 MRAM 素子として、MTJ を磁化自由層と参照層で 2 回加工する構造が提案されている<sup>1)</sup>。しかし、素子の微細化や工程数の削減のためには、MTJ を一括加工することが望ましい。Fig. 1 にその構造の一例を示すが、MTJ が磁化固定層(HL1 および HL2)の一部を覆うことで、磁化自由層(FL)に磁化固定領域ができるため、電流による磁壁移動動作が可能となる。MTJ 長が短いほど FL の磁化固定領域が狭く、電流書き込み時の MR 比が大きくなる一方で、磁化固定領域が安定に存在せず、電流動作がしにくくなるという懸念がある。そこで MTJ 長を変えたときの、MR 比および電流動作の可否についての評価を行った。

## 実験方法

Fig. 1 に示す磁壁移動型 MRAM 素子は、FL に垂直磁化 CoFeB、トンネルバリア(TB)に MgO、参照層(RL)に CoFeB と Co/Pt 多層膜の積層膜を用いた。また 2 つの磁化固定層(HL1 および HL2)は、共に Co/Pt 多層膜から構成されるが、保磁力に差をつけ外部磁界によりそれらの磁化方向を反平行にした。MTJ はメタノールエッチングにより一括加工されるが、HL1 および HL2 の上にエッチングストップとして Ta CAP を設け、HL が加工されることを防いだ。また設計値として MTJ 長( $L_{MTJ}$ )を 400 nm から 700 nm の範囲とし、FL の磁化自由領域の長さ( $L_{FR}$ )を 260 nm 一定とした。このとき電流動作時に得られる MR 比を  $MR_L$ 、FL の磁化を全反転させて得られる MR 比を  $MR_H$  とすると、 $MR_L / MR_H$  は設計上  $L_{FR} / L_{MTJ}$  と等しく 0.65 から 0.37 の値が得られると期待されるが、実際は加工後に寸法が変わるため値は多少変化する。

## 結果

400 nm から 700 nm の全範囲の  $L_{MTJ}$  で電流書き込みが可能であり、また  $L_{MTJ}$  が短いほど  $MR_L / MR_H$  が高いことが確認された。Fig.2 に  $L_{MTJ}$  の設計値を 400 nm とした 1Kbit アレイにおける、電流書き込み時のトンネルバリアの抵抗分布を示す。 $MR_L$  の平均値として 86% が得られ、 $MR_L / MR_H$  の値も 0.88 となり、電流書き込み時の MR 比の低下が 12% 程度と小さいが、電流動作が可能であることが確認された。また MTJ を一括加工することで、ウェハ全面で高い抵抗歩留りが得られることもわかった。

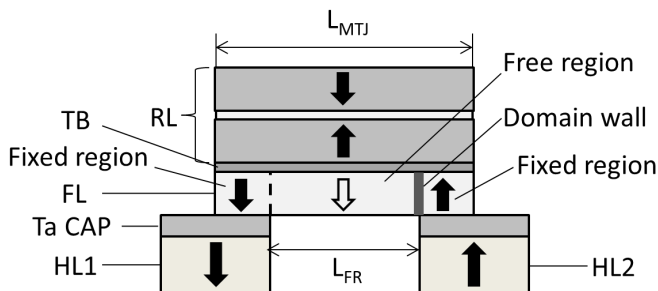


Fig.1 Schematic cross-section of the domain wall device

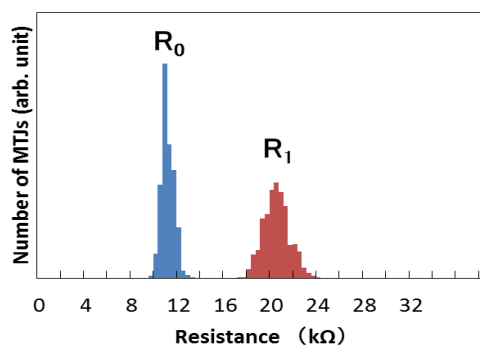


Fig.2 Low- and high-resistance distributions of MTJ cells in 1-Kbit array

## 参考文献

- 1) S. Fukami *et. al.*, Symp. VLSI Technology Dig. Tech. Pap., 2009, p. 230.

## CoPt/Ru/CoPt 参照層を持つ垂直磁化 MTJ の磁気抵抗曲線

福島 章雄、薬師寺 啓、甲野藤 真、久保田 均、今村 裕志、湯浅 新治  
(産業技術総合研究所・ナノスピントロニクス研究センター)

MR-loops of perpendicularly magnetized MTJ with CoPt/Ru/CoPt reference layer

A. Fukushima, K. Yakushiji, M. Konoto, H. Kubota, H. Imamura and S. Yuasa  
(Spintronics Research Center, National Institute of Advanced Industrial Science and Technology)

### はじめに

近年、垂直磁化 MTJ は、高密度スピン RAM の候補として注目され、研究開発がすすめられている。我々は低電圧磁化反転を可能とする MTJ として、MgO でキャップされた FeB を磁化自由層、CoPt/Ru/CoPt を磁化参照層とする垂直磁化 MTJ<sup>[1]</sup>を開発した。この膜構成による MTJ 素子の磁化曲線について報告する。

### 実験方法

膜構成は、MgO キャップ / [ FeB 1.9 nm (磁化自由層) ] / MgO バリア (RA 値  $6 \Omega \mu\text{m}^2$ ) / [ FeB 1.0 nm / Ta 0.2 nm / CoPt 1.3 nm / Ru 0.9 nm / CoPt 2.4 nm (磁化参照層) ] であり、微細加工により  $120 \text{ nm} \Phi$  の MTJ 素子に加工した。面直方向に  $\pm 6000 \text{ Oe}$  の磁界を印加し、磁化曲線を測定した。得られた MR 比は 120% 程度である。

### 実験結果

この素子において、CoPt/Ru/CoPt 参照層は、 $|H| < 2 \text{ kOe}$  において反強磁性的に結合することが解っている。初めに大きな磁界をかけ、その後小さくしていった場合、磁化自由層に隣接した CoPt 層が先に反転するため、初期状態の磁界方向に応じて、参照層の磁化の向きが up-down あるいは down-up という 2 つの異なる Minor ループを持つというユニークな特徴を持っている。Fig1 に測定した磁化曲線を示す。(a) が Major ループ、(b) は負の磁界方向から、(c) は正の方向から測定した Minor ループである。2 つの Minor ループは異なるシフト磁界を持つことが解る。また、どちらのループに属していても、ゼロ磁場においては、同一の抵抗値を示す。

しかしながら、2 つの Minor ループの反転磁界が異なることを利用し、プローブ磁界 (片方の Minor ループでは反転し、もう片方では反転しない程度の磁界) を与えた前後での抵抗値を読出すことで<sup>[2]</sup>で、どちらかのループに属しているかを判断することが可能である。

### 参考文献

- 1) K. Yakushiji *et al.*, Appl. Phys. Express **6** (2013), 113006.
- 2) R. Zhang *et al.*, IEEE Trans. Mag. **35** (1999), 2829.

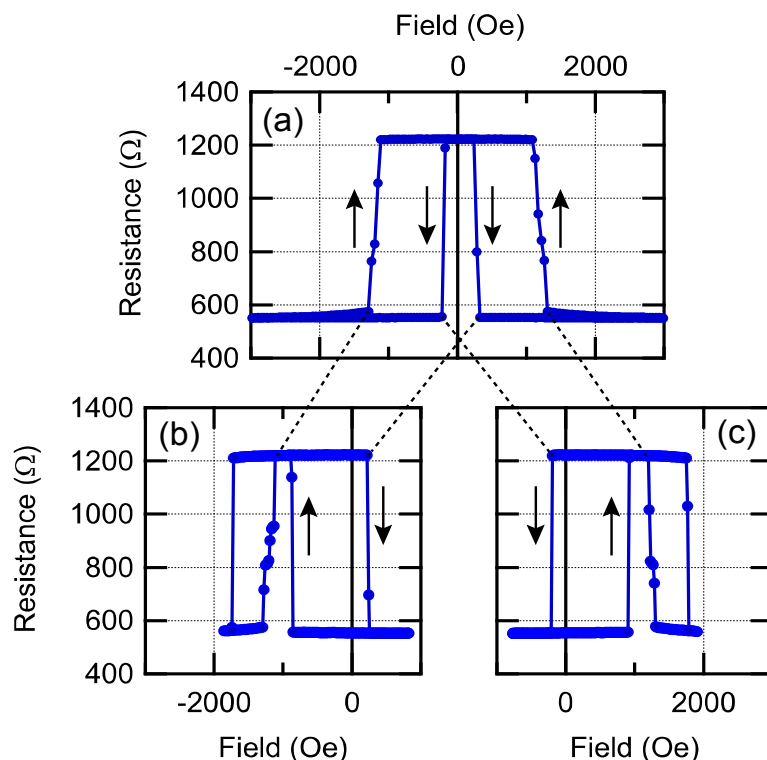


Fig. 1 (a) Major loop and (b, c) minor loops of pMTJ with CoPt/Ru/CoPt reference layer.

# ドライアイス処理によるリフトオフを用いた磁気抵抗素子の加工

三宅耕作、角田匡清、佐橋政司

(東北大学大学院工学研究科電子工学専攻)

MR element fabrication with lift-off process by dry ice blaster

Kousaku Miyake, Masakiyo Tsunoda, Masashi Sahashi

(Department of Electronic Engineering, Tohoku University)

## 目的

スピントロニクスの研究分野において、微細な膜面垂直通電型素子が多く用いられている。記録密度の向上に伴い、ヘッドの微細化や MRAM 素子の微細化が要求され、100 nm 以下の微細なデバイスによる研究が要求されている。CPP 素子のピラーは通常、レジストパターンをマスクとするミリング、絶縁層によるコーティング、超音波洗浄による剥離という工程が用いられることが多く、特にリフトオフの工程に確実性が無いため歩留りを悪化させる。大学等の小規模な研究機関では大規模に加工条件を突き詰めることが困難であり、容易に研究を進めることができない状況である。

断熱膨張によりノズルから生成した微細なドライアイス粒子をピラー型レジストに当てると、柔らかく、微細なレジストピラーは破碎され選択的に剥離される。この工程でリフトオフは容易に達成されるが、素子に対してドライアイス粒子との摩擦による静電気や機械的なダメージなどが懸念される。これらの点について調べるため素子加工を行い、評価を行った。

## 実験方法

試料は MgO-MTJ からなるスピンバルブである。上下電極はフォトリソグラフィと Ar イオンミリングによって加工した。ネガレジストを用いた電子線リソグラフィとパターンに対するアッシングを用いたスリミング工程によって 100nm 程度のピラーパターンを形成した。ミリングによってピラー加工を行い、RF スパッタによって SiO<sub>2</sub>(35nm) をコーティングしたのち、除電用の Cu 6nm を続けて成膜した。この試料に対して、試料表面とホルダ間の導通(50Ω程度)を確保したうえで、ドライアイス粒子(全協化成 ドライアイス処理装置)で処理を行った。処理中は X 線イオナイザーで除電し、雰囲気はイオン化効率の良いドライエアーを用いた。露点は-25°C以下で、処理後に結露などは見られなかった。試料は、処理後に残留レジストを剥離するためリムーバーで洗浄した。また、比較のために、リムーバーを用いて 1 h 程度超音波洗浄のみを行った試料も作成した。

## 実験結果

図 1 にドライアイス処理工程 A を行って作成した試料と、従来の超音波洗浄のみによるリフトオフ工程 B で作成した試料の磁気抵抗効果の測定結果を示す。両試料を比較して、素子特性に大きな違いは見られず素子に対するダメージは見られなかった。また図 2 に工程 A の剥離後の試料の SEM 像を示す。工程 B では 1 h 程度の超音波洗浄で確率的にリフトオフが行えるが、加工中に熱などのダメージが加わるなどすると剥離が困難となり、実験の再現性が悪い。一方、工程 A では、処理のみで 250nm 以下の素子はほぼ全て剥離できた。しかし、400nm 以上の大きな素子ではほとんど剥離されなかったため、体積の大きなレジストは機械的強度が強くドライアイス粒子が微小な場合は剥離できないことが分かった。ドライアイス処理は、照射する粒子のサイズの制御が重要であると考えられる。しかしながら、微細な素子を作る目的には適しており、有効であることが分かった。

**謝辞** 本研究の一部は、経済産業省の産学連携イノベーション促進事業により助成されたものです。

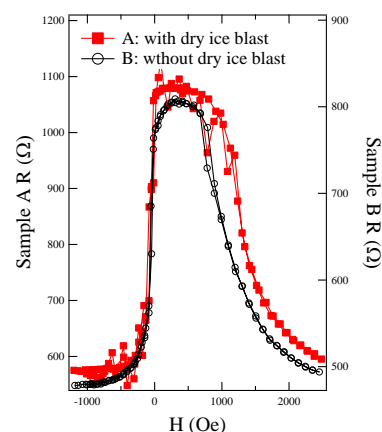


図 1. 作製した素子の MR 曲線 A:ドライアイス処理、B:超音波洗浄のみ。

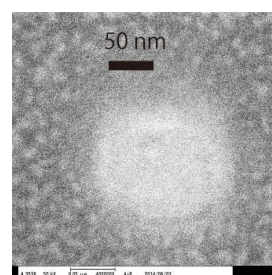


図 2 剥離後の試料の SEM 像