

有機インターポージャー内蔵フェライトインダクタを用いた CMOS スイッチ降圧 DC-DC コンバータ

萩田和洋¹, 矢崎裕一郎¹, 近藤雄太¹, 曾根原誠¹, 佐藤敏郎¹, 藤井朋治², 小林和貴², 中澤信司²,
清水浩², 渡辺哲朗³, 清野裕斗³, 松下伸広³, 柳原裕貴⁴, 染谷晃基⁴, 更田裕司⁴, 桜井貴康⁴

(¹信州大学, ²新光電気工業株式会社, ³東京工業大学, ⁴東京大学)

CMOS switch DC-DC buck converter using ferrite core inductor embedded in organic interposer

K. Hagita¹, Y. Yazaki¹, Y. Kondo¹, M. Sonehara¹, T. Sato¹, T. Fujii², K. Kobayashi², S. Nakazawa²,

H. Shimizu², T. Watanabe³, Y. Seino³, N. Matsushita³, H. Yanagihara⁴, T. Someya⁴, H. Fuketa⁴, T. Sakurai⁴

(¹Shinshu Univ., ²SHINKO Electric Industries Co. Ltd., ³Tokyo Inst. of Tech., ⁴Univ. of Tokyo)

1 はじめに パッケージレベル DC パワーグリッドの基盤技術として、筆者らは有機インターポージャーへの電源インダクタ内蔵¹⁾と併せて、インターポージャーへの電源集積化の検討を進めている。本稿では、フェライトインダクタを内蔵した有機インターポージャー表面に CMOS スイッチを実装して構成した降圧型 DC-DC コンバータの試作と電源特性の評価結果を報告する。

2 Zn-Fe フェライトインダクタ Fig. 1 は、有機インターポージャーのビルドアップ層に内蔵した Zn-Fe フェライト 2 ターンスパイラルインダクタの断面を示すものであり、10 μ m 厚 Zn-Fe フェライトはビルドアップ層の表面平坦化のためにポリイミド層を下地としてスピンスプレー法で作製している²⁾。内蔵インダクタの 50MHz におけるインダクタンスは 4.6nH、 Q 値は 12.6、インダクタンスが 10%低下する直流重畳電流は 2A である。

3 CMOS スイッチ降圧 DC-DC コンバータの試作と評価

インダクタ特性と電源のスイッチング周波数、2V 入力-1V・1A 出力の電源仕様に合せて 180nm-CMOS の P-MOS と N-MOS FET のゲート幅 W_p 、 W_n を決定した。同期整流 180nm-CMOS スイッチと有機インターポージャーにフリップチップ実装した様子を Fig. 2 に示す。CMOS チップは電源出力平滑用の MOS キャパシタを内蔵するため 2.5mm 角サイズを有する。ハイサイド P-MOS FET のオン時比率 D を 0.5 一定にして電力変換効率の出力電流依存性を測定した結果を Fig. 3 に示す。Zn-Fe フェライトインダクタを用い、スイッチング周波数 50MHz で動作させた場合は 1A 出力で 70% 弱の効率を示すのに対し、2 ターン空心スパイラルインダクタを用い、スイッチング周波数 90MHz で動作させた場合の効率は 10% 程度低い。有機インターポージャー内部配線抵抗などを考慮して行った電源特性シミュレーション結果に対し、実測の電源効率は 3~4% 程度低い結果となった。

参考文献 1) Y. Yazaki et al., *IEEE Trans. Magn.*, 50 (11), (2014), to be published., 2) K. Hagita et al., *The 11th International Conference on Ferrites (ICF11)*, 17pP-51 (2013).

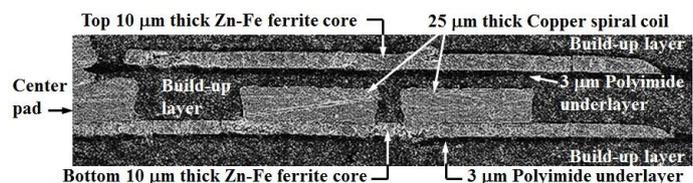


Fig. 1 Zn-Fe ferrite core planar spiral inductor embedded in organic interposer.

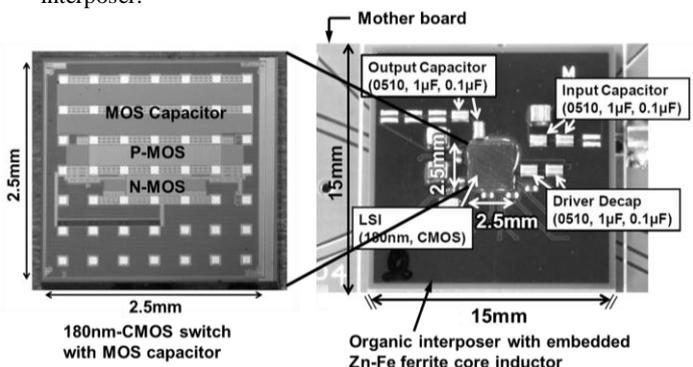


Fig. 2 180nm-CMOS switch and buck DC-DC converter integrated in organic interposer.

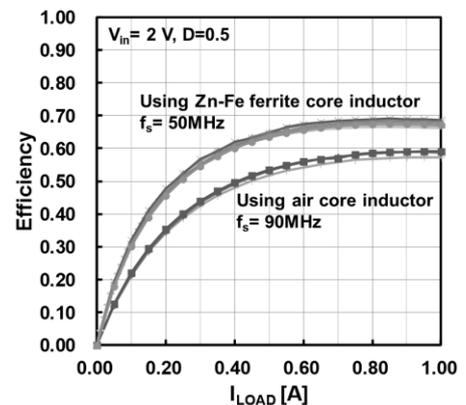


Fig. 3 Conversion efficiency vs. output current in 180nm-CMOS switch buck DC-DC converter.